

연구자료 2005-07

반도체 설계엔지니어 직무분석

 **KRIVET 한국직업능력개발원**

차 례

I. 직무분석	1
1. 직업명	1
2. 직무의 정의	1
3. 직무의 모형	2
4. 직업 명세서	5
5. 직무 명세서	11
6. 작업 명세서	17
II. 작업/지식·스킬 및 코스·교과목 행렬표	139
1. 작업/지식·스킬 행렬표	139
2. 작업/코스 행렬표	146
3. 작업/교과목 행렬표	147
III. 교육훈련과정 및 출제기준	148
1. 교육훈련과정 구성체계	148
2. 교육훈련 이수 경로	162
IV. 자격의 구조 및 출제기준	163
1. 자격의 구조와 내용	163
2. 출제기준	164
[부록]	166

I. 직무분석

1. 직업명 : 반도체설계엔지니어
(Semiconductor IC Design Engineer)

2. 직무의 정의

반도체 시장 및 고객의 요구에 적합한 반도체 집적회로(IC)를 설계·개발한다. 주요 업무는 집적회로의 개발 단계에 따라 기획업무(product plan), 구조(architecture) 및 시스템설계, 인프라개발, 디지털 및 아날로그 회로설계, 회로도면(layout) 설계, 제작한 집적회로의 검증 및 평가 업무를 수행하는 직무이다.

3. 직무의 모형

책무	작업				
A 제품 계획 (Product plan)	A-1 트랜드 분석하기	A-2 벤치마킹하기	A-3 수요자요구분석하기	A-4 구매고객과 협의하기 (customer contact하기/voc)	A-5 세트스펙 (set spec) 분석하기
	A-6 제품사양 (product spec) 결정하기	A-7 개발계획 (milestone) 작성하기			
B 시스템 설계	B-1 알고리즘 분석하기	B-2 상위수준 모델링 (high-level modeling) 하기	B-3 성능분석 (performance analysis) 하기	B-4 HW-SW 분할하기	B-5 시스템구조 (system architecture) 결정하기
	B-6 선행특허조사/ 분석하기	B-7 플랫폼 결정하기	B-8 시스템 설계 문서 (document) 작성하기		
C 설계인프라개발	C-1 소자모델 파라미터, design rule분석/fitting 하기	C-2 셀 라이브러리 (cell library) 개발하기	C-3 IP 조사/평가 하기	C-4 EDA tool 조사/평가/ 개발하기	C-5 설계 흐름도 (design flow) 결정하기
	C-6 디자인 키트 (Design kit) 제작하기	C-7 설계 인프라개발 문서작성하기			

책무	작업				
D(I) 회로설계 (circuit design I : digital)	D(I)-1 RTL 설계 및 simulation하기	D(I)-2 설계검증 (design verification)하기	D(I)-3 FPGA 검증하기	D(I)-4 논리합성(Logic synthesis) 하기	D(I)-5 STA하기
	D(I)-6 전력소모 최적화 (Power Optimization)하 기	D(I)-7 DFT하기	D(I)-8 테스트 벡터 (test vector) 만들기	D(I)-9 회로설계 문서 (digital) 작성하기	
D(II) 회로설계 (circuit design II : analog)	D(II)-1 블록 (block)별 특성 정하기	D(II)-2 매크로 모델링 (macro modeling) 하기	D(II)-3 설계 체크 리스트 (design check list) 작성하기	D(II)-4 회로도 (schematic)작성 하기	D(II)-5 블록 시뮬레이션하 기(DC/AC/T RAN, Corner)
	D(II)-6 전체회로 시뮬레이션(simu lation)하기	D(II)-7 아날로그 behavioral model 작성하기	D(II)-8 검사규격 (test plan) 작성하기	D(II)-9 회로설계 문서 작성하기	D(II)-10 디지털 /아날로그 통합하기
	D(II)-11 디지털/ 아날로그 통합 문서작성하기				

책무	작업				
E 회로도면 (layout) 설계	E-1 배치계획 (floor planning) 작성하기	E-2 배치배선 (placement&ro uting)하기	E-3 full-custom layout하기	E-4 DRC/LVS/ LPE하기	E-5 배치배선 후 (Post layout) simulation 하기
	E-6 회로도면 설계 문서 작성하기				
F 테스트 평가 (evaluation test)	F-1 firmware 작성하기	F-2 테스트 보드 (test board) 제작 및 부품 구매하기	F-3 테스트 프로그램 (test program) 제작하기	F-4 장비 세팅 (setting)하기	F-5 측정 및 분석하기
	F-6 보드 튜닝 (board tuning) 하기	F-7 불량분석 하기	F-8 테스트 평가 문서 작성하기		
G 전체 문서화 하기	G-1 데이터시트 (Data sheet) 작성하기	G-2 Application note 작성하기	G-3 Library data book 작성하기	G-4 단계별 보고서 취합하기	G-5 개발완료 보고서 작성하기

주) 음영 : 핵심작업(Key Task)

4. 직업 명세서

가. 직업 분류					
직업명	한글	반도체설계엔지니어	K.S.C.O.(No)	없음	
	영문	Semiconductor IC Design Engineer			
현장직업명	회로 설계 엔지니어				
직능수준	전문대학 수준 이상의 정규교육이 요구되는 제 3직능 수준				
교육훈련과정명	아날로그/디지털/SoC/레이아웃 설계과정 EDA 교육과정	자격종목명 및 등급	없음		
나. 직무 수행에 필요한 조건					
최소교육 정도	전문대학 졸업	적정교육 훈련기관	대학교	최소교육 훈련기간	1~3년
적정 연령	21세 이상				
견습 기간 (OJT)	6~12개월	신체 제약 조 건	청각·시각·정신 장애자		
		정신 제약 조 건	업무에 대한 이해력과 판단력이 없는 자, 산술능력과 공간지각능력이 없는 자.		
직업 적성	<ul style="list-style-type: none"> · 전자회로 기초 이론 지식 및 EDA 툴 사용 기능을 바탕으로 복합적인 회로 설계 업무를 수행할 수 있는 능력 · 회로 설계에 관련된 전문 용어 및 주요 용어를 이해하고, 구두 또는 서면으로 효과적인 의사교환을 할 수 있는 능력 · 반도체 물리적 성질을 이해할 수 있는 능력 · 자료 분석을 통한 통계 및 수학 계산을 신속, 정확하게 수행할 수 있는 수리 능력 · 통신, 멀티미디어, 컴퓨터 등의 시스템 지식을 바탕으로 창의적으로 회로설계에 응용할 수 있는 능력 · 측정, 분석 등의 기술 업무를 수행할 수 있는 능력 · 팀 단위 업무 수행을 위한 협동력과 새로운 변화에 대처할 수 있는 적응력 				

다. 인력 양성 실태 및 취업 경로		
양 성 기 관	교육	정규교육과정으로 전문대학 및 대학교의 전자·전기·정보통신·컴퓨터 학 과 및 관련 이공계열 학과 (전자공학과, 전기공학과, 전파공학과, 컴퓨터공학과, 정보통신공학과, 재료 공학과, 화학공학과, 금속공학과, 컴퓨터학과, 수학과, 물리학과, 화학과 등)
	훈련	사내교육과정 (아날로그/디지털/SoC/레이아웃 설계과정, EDA 교육과정) 반도체 설계 교육 센터(IDECC), IT-SoC 사업단 주관 교육 대학 부설 연구소 주관 교육 (서울대, ICU 등)
취 업 또 는 진 학	취 업	①산업체(삼성, LG, 하이닉스, 동부아남, 매그나칩스 등 대기업, 중소기업 및 벤처기업) 반도체 설계 엔지니어 ②정부출연연구소 (ETRI, KETI, KIST 등) 반도체 설계 연구원 ③대학교 교수, 반도체 설계 연구원 ④정부기관 (과기부, 정통부, 산자부, 특허청) ⑤정부출연기관 (KIPA, IITA, ITEP, COSAR 등) ⑥기타관련기관 (특허사무소)
	진 학	①4년제 대학편입 (학과 - 전자공학과, 전기공학과, 전파공학과, 컴퓨터공학과, 정보통신공학과, 컴퓨터학과, 수학과 등) ②대학원 진학 (학과 - 전자공학과, 전기공학과, 전파공학과, 컴퓨터공학과, 정보통신공학과, 컴퓨터학과, 수학과 등)
채 용 방 법	- 공개 채용 - 수시 채용 - 학교추천 → 서류전형 → 면접	

<p>직업 활동 영역</p>	<ul style="list-style-type: none"> - 삼성전자 반도체 총괄, LG전자 시스템 IC 사업부, 하이닉스, 매그나칩스, 동부아남 등 반도체 설계 관련 대기업 - 반도체 설계 관련 중소기업 및 벤처기업 - 정부출연연구소 반도체 설계 부문 - 대학교 및 반도체 관련 부설 연구소 - 정부기관 반도체 관련 업무 - 정부출연기관 반도체 관련 업무 - 특허사무소 등 기타 관련기관 반도체 관련 업무 				
<p>임금 수준</p>	<p>초임기준 : 대기업 기준- 2500만원(연봉)</p> <hr style="border-top: 1px dotted black;"/> <p>3년경력기준 : 대기업 기준- 3000만원(연봉)</p>				
<p>승진 및 전직</p>	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 15%; text-align: center; vertical-align: middle;">승진</td> <td style="padding: 5px;"> <p>대기업 기준</p> <p>사원(3~4년)→대리(4년)→과장(8년)→부장(6~8년)→임원</p> </td> </tr> <tr> <td style="width: 15%; text-align: center; vertical-align: middle;">전직</td> <td style="padding: 5px;"> <p>반도체설계엔지니어는 전문성을 요구하는 직업이므로 벤처기업 창업, 대학 연구기관, 정부출연 연구기관, 외국계 기업 등으로 전직이 용이함</p> </td> </tr> </table>	승진	<p>대기업 기준</p> <p>사원(3~4년)→대리(4년)→과장(8년)→부장(6~8년)→임원</p>	전직	<p>반도체설계엔지니어는 전문성을 요구하는 직업이므로 벤처기업 창업, 대학 연구기관, 정부출연 연구기관, 외국계 기업 등으로 전직이 용이함</p>
승진	<p>대기업 기준</p> <p>사원(3~4년)→대리(4년)→과장(8년)→부장(6~8년)→임원</p>				
전직	<p>반도체설계엔지니어는 전문성을 요구하는 직업이므로 벤처기업 창업, 대학 연구기관, 정부출연 연구기관, 외국계 기업 등으로 전직이 용이함</p>				

라. 작업 환경 조건					
작업 조건	회로설계는 연구실에서 컴퓨터를 주로 사용하여 창의적 사고를 요하는 업무이므로 쾌적한 사무환경 (온도, 습도, 조명), 편리한 사무기기 (책상, 의자) 및 편의시설이 요구된다.				
안전 및 위생	연구실 및 실험실을 비롯한 현장에서 정전, 화재에 주의해야 하며 전자파, VDT증후군, 거북목 증상, 시력저하 등이 일어날 수 있으므로 건강에 유의하여야 한다.				
마. 관련 직업과의 관계					
직업 행렬	<div style="text-align: center;"> <table border="1" style="margin: 0 auto;"> <tr> <td colspan="2" style="text-align: center;">전자 및 통신공학 전문가</td> </tr> <tr> <td colspan="2" style="text-align: center;">K.S.C.O 1322</td> </tr> </table> <pre> graph TD A[전자 및 통신공학 전문가 K.S.C.O 1322] --- B[반도체 마케팅&영업 K.S.C.O 26232] A --- C[반도체 패키지 엔지니어 K.S.C.O 13222] A --- D[반도체 검사 엔지니어 K.S.C.O 13222] A --- E[반도체 설계 엔지니어 K.S.C.O 13222] A --- F[반도체 공정 엔지니어 K.S.C.O 13222] A --- G[EDA tool 엔지니어 K.S.C.O 13222] A --- H[반도체 제조 엔지니어 K.S.C.O 13222] </pre> </div>	전자 및 통신공학 전문가		K.S.C.O 1322	
전자 및 통신공학 전문가					
K.S.C.O 1322					
설 명	<p>반도체 설계 엔지니어는 전자공학, 전기공학, 전파공학, 정보통신, 컴퓨터공학반도체 등 여러 분야의 업무와 긴밀한 연관성을 가지고 있으므로 이들 분야와 상호 협조가 요망되는 직업이다.</p> <p>반도체 설계 엔지니어는 한국표준직업분류 상 그 영역이 명확하진 않지만, 그 명칭상으로 직업분류 체계상 세분류인 전자 및 통신공학 전문가(K.S.C.O 1322)에 포함되는 것으로 볼 수 있다. 여기에는 설계된 집적회로를 제조하는 반도체 공정 엔지니어(K.S.C.O 13222), 개발한 집적회로에 대한 판매 및 시장개척을 하는 반도체 영업 및 마케팅(K.S.C.O 26232), 제작한 집적회로 검증 및 평가를 하는 반도체 테스트 엔지니어(K.S.C.O 13222), 집적회로 설계에 필요한 컴퓨터 툴 개발하는 EDA 툴 엔지니어(K.S.C.O 13222), 웨이퍼 수준의 집적회로를 패키징을 하는 반도체 패키지 엔지니어(K.S.C.O 13222)가 반도체 설계 엔지니어(K.S.C.O 13222)와 연관성을 가지며 포함되어 있다.</p>				

바. 직업기초능력		
영역	세 부 항 목	내용 및 수준
의사소통능력	<ul style="list-style-type: none"> ① 읽기능력 ② 쓰기능력 ③ 듣기능력 ④ 말하기능력 ⑤ 비언어적 표현능력 ⑥ 외국어 읽기능력 	반도체설계엔지니어는 동일 주제에 대하여 견해가 다른 글을 읽고 공통점이나 차이점을 찾을 수 있고 조사 및 관찰한 주제에 대하여 내용을 정리하여 글을 쓸 수 있으며, 한 주제에 대한 서로 다른 견해를 듣고 자신의 견해로 정리할 수 있다. 또한 매체를 이용하여 필요한 정보를 찾아내며 기호화된 그림이나 함축적 표현을 보고 그 내용을 설명하고 초급 수준의 외국어 문장을 읽고 그 내용을 이해할 수 있다.
수리능력	<ul style="list-style-type: none"> ① 사칙연산이해능력 ② 통계와 확률에 대한 계산능력 ③ 도표능력(해석 및 표현 능력) 	반도체설계엔지니어는 집합 연산법칙을 이해하고 계산할 수 있고, 백분율, 평균 상관도를 이해하고 구할 수 있으며 제시된 표, 그림, 그래프 등의 도표가 갖는 의미를 해석할 수 있다.
문제해결능력	<ul style="list-style-type: none"> ① 사고력 (창조적, 논리적, 비판적 사고력) ② 문제인식능력 ③ 대안선택·적용능력 ④ 대안평가능력 	반도체설계엔지니어는 비판적·논리적 사고 통해 문제인식·문제해결방안 제시하고 적합한 정보를 체계적으로 수집하여 창의적인 대안을 선택·적용하며, 대안 적용의 과정 및 결과를 분석할 수 있다.
자기관리 및 개발능력	<ul style="list-style-type: none"> ① 자기관리능력 ② 진로개발능력 ③ 직업에 대한 건전한 가치관과 태도 	반도체설계엔지니어는 담당업무 달성과과정의 중요성과 자신의 종사 직업에 필요한 조건을 인식·설명하고 직업의 사회적 역할을 이해한다.
자원활용능력	<ul style="list-style-type: none"> ① 자원확인능력 ② 자원조직능력 ③ 자원계획능력 ④ 자원할당능력 	반도체설계엔지니어는 과제 수행에 필요한 자원의 종류와 양을 조사·파악할 수 있고, 효율적 업무처리를 위해 가용자원을 분류·조직할 수 있다.
대인관계능력	<ul style="list-style-type: none"> ① 협동능력 ② 리더십능력 ③ 갈등관리능력 ④ 협상능력 ⑤ 고객서비스능력 	반도체설계엔지니어는 다른 사람과 역할 분담하여 업무를 수행하고 다른 사람에게 동기를 유발시켜 업무를 수행할 수 있도록 하며, 갈등의 문제점을 파악하고 합리적인 갈등해결 방안을 제시할 수 있다. 또한 동료의 요구를 적절히 파악·실천하고 고객을 위한 서비스를 이해하고 그것이 적절했는지를 판단할 수 있다.
정보능력	<ul style="list-style-type: none"> ① 정보수집능력 ② 정보분석능력 ③ 정보조직능력 	반도체설계엔지니어는 인터넷 등을 이용하여 정보를 수집할 수 있고 수집된 정보의 의미·가치를 활용목적에 따라 분석하며 이를

	<ul style="list-style-type: none"> ④ 정보관리능력 ⑤ 정보활용능력 ⑥ 컴퓨터 사용능력 	<p>표나 그래프 등의 다양한 방법을 통해 조직할 수 있다. 또한 수집된 정보를 DB로 관리하고 이를 지속적으로 수정·보완하며, 과제 수행에 적절한 정보를 선택·활용, 목적에 따라 다양한 S/W를 적절히 활용할 수 있다.</p>
기술 능력	<ul style="list-style-type: none"> ① 기술이해능력 ② 기술선택능력 ③ 기술적용능력 	<p>반도체 설계 엔지니어는 기술이 인간 생활에 미치는 영향에 대하여 설명하고 주어진 과제에 필요한 기술의 기본원리를 이해·선택할 수 있으며 제시된 방법과 절차에 따라 기술을 적용할 수 있다.</p>
조직이해능력	<ul style="list-style-type: none"> ① 국제 감각 ② 체제이해능력 ③ 경영이해능력 ④ 업무이해능력 	<p>반도체 설계 엔지니어는 조직 구조 및 구성원의 배치·업무를 이해하고, 타 조직 및 집단의 업무가 어떻게 이루어지는지 설명할 수 있다.</p>

5. 직무 명세서

가. 직무 개요			
반도체 시장 및 고객 요구에 적합한 반도체 집적회로(IC)를 설계·개발하는 일하고 집적회로의 개발 단계에 따라 기획업무, 구조(architecture) 및 시스템설계, 인프라개발, 디지털 및 아날로그 회로설계, 회로도면(layout) 설계, 제작한 집적회로의 검증 및 평가 수행하는 일			
나. 작업 일람표			
책무	No	작업명	작업의 난이도 작업의 중요도 작업빈도
A	1	트렌드 분석하기	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ② ③ ● ⑤
	2	벤치마킹하기	① ● ③ ④ ⑤ ① ② ● ④ ⑤ ① ② ● ④ ⑤
	3	수요자요구 분석하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ② ③ ● ⑤
	4	구매고객과 협의하기	① ② ● ④ ⑤ ① ● ③ ④ ⑤ ① ② ● ④ ⑤
	5	세트스펙 분석하기	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
	6	제품사양 결정하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ② ● ④ ⑤
	7	개발 계획 작성하기	① ② ③ ● ⑤ ① ② ● ④ ⑤ ① ● ③ ④ ⑤
B	1	알고리즘 분석하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ② ③ ● ⑤
	2	상위수준 모델링 하기	① ② ③ ● ⑤ ① ● ③ ④ ⑤ ① ● ③ ④ ⑤
	3	성능 분석하기	① ② ③ ④ ● ① ② ③ ● ⑤ ① ② ③ ● ⑤
	4	H/W와 S/W분할하기	① ② ③ ● ⑤ ① ② ③ ● ⑤ ① ● ③ ④ ⑤
	5	시스템구조 결정하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ● ③ ④ ⑤
	6	선행특허 조사·분석하기	① ● ③ ④ ⑤ ① ② ③ ● ⑤ ① ● ③ ④ ⑤
	7	플랫폼 결정하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ● ③ ④ ⑤
	8	시스템 설계문서 작성하기	● ② ③ ④ ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
C	1	소자모델 파라미터 디자인 룰 분석·핏팅하기	① ● ③ ④ ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
	2	셀 라이브러리 개발하기	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ● ③ ④ ⑤
	3	IP조사·평가하기	① ② ③ ● ⑤ ① ② ③ ④ ● ① ② ● ④ ⑤
	4	EDA툴 조사·평가·개발하기	① ② ● ④ ⑤ ① ② ● ④ ⑤ ① ② ● ④ ⑤
	5	설계 흐름도 결정하기	① ② ③ ● ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
	6	디자인 키트 제작하기	① ② ● ④ ⑤ ① ② ③ ④ ● ① ② ● ④ ⑤
	7	설계 인프라 문서작성하기	① ● ③ ④ ⑤ ① ② ● ④ ⑤ ● ② ③ ④ ⑤
D-1	1	RTL설계 및 시뮬레이션하기	① ② ③ ④ ● ① ② ③ ④ ● ① ② ③ ④ ●
	2	설계검증하기	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ● ③ ④ ⑤
	3	FPGA 검증하기	① ② ● ④ ⑤ ① ② ③ ④ ● ① ② ③ ④ ●
	4	논리합성하기	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
	5	STA하기	① ② ● ④ ⑤ ① ② ③ ④ ● ① ② ③ ④ ●
	6	전력소모 최적화하기	① ② ● ④ ⑤ ① ② ● ④ ⑤ ① ● ③ ④ ⑤
	7	DFT하기	① ● ③ ④ ⑤ ① ② ● ④ ⑤ ● ② ③ ④ ⑤
	8	테스트 벡터 만들기	● ② ③ ④ ⑤ ① ● ③ ④ ⑤ ● ② ③ ④ ⑤
	9	회로설계 문서 작성하기	● ② ③ ④ ⑤ ● ② ③ ④ ⑤ ● ② ③ ④ ⑤

책 무	No	작 업 명	작업의 난이도	작업의 중요도	작업 빈도
D-2	1	블록별 특성 정하기	① ② ③ ● ⑤	① ② ③ ④ ●	① ② ● ④ ⑤
	2	매크로 모델링하기	① ② ● ④ ⑤	① ② ● ④ ⑤	① ● ③ ④ ⑤
	3	설계 체크리스트 작성하기	① ● ③ ④ ⑤	① ② ③ ● ⑤	● ② ③ ④ ⑤
	4	회로도 작성하기	① ② ③ ④ ●	① ② ③ ④ ●	① ② ③ ④ ●
	5	블록 시뮬레이션하기	① ② ● ④ ⑤	① ② ③ ④ ●	① ② ③ ④ ●
	6	전체회로 시뮬레이션하기	① ② ③ ● ⑤	① ② ③ ● ⑤	① ● ③ ④ ⑤
	7	아날로그 Behavioral 모델 작성하기	① ② ● ④ ⑤	① ② ③ ● ⑤	① ● ③ ④ ⑤
	8	검사규격 작성하기	① ● ③ ④ ⑤	① ② ● ④ ⑤	● ② ③ ④ ⑤
	9	회로설계 문서 작성하기	● ② ③ ④ ⑤	① ② ● ④ ⑤	① ② ● ④ ⑤
	10	디지털 /아날로그 통합하기	① ② ● ④ ⑤	① ② ③ ④ ●	① ● ③ ④ ⑤
	11	디지털/아날로그 통합 문서 작성하기	● ② ③ ④ ⑤	① ② ③ ● ⑤	● ② ③ ④ ⑤
E	1	배치계획 작성하기	① ② ③ ④ ●	① ② ③ ④ ●	① ② ● ④ ⑤
	2	배치배선하기	① ② ③ ● ⑤	① ② ③ ④ ●	① ② ③ ④ ●
	3	Full-custom 레이아웃하기	① ② ③ ④ ●	① ② ③ ④ ●	① ② ③ ④ ●
	4	DRC/LVS/LPE하기	① ② ③ ● ⑤	① ② ③ ④ ●	① ② ③ ● ⑤
	5	배치배선 후 시뮬레이션하기	① ② ● ④ ⑤	① ② ③ ④ ●	① ② ● ④ ⑤
	6	회로도면 설계 문서 작성하기	① ② ● ④ ⑤	① ② ● ④ ⑤	① ● ③ ④ ⑤
F	1	FIRMWARE 작성하기	① ② ③ ● ⑤	① ② ③ ● ⑤	① ② ③ ● ⑤
	2	테스트 보드 제작 및 부품 구매하기	① ● ③ ④ ⑤	① ② ③ ● ⑤	① ② ③ ● ⑤
	3	테스트 프로그램 제작하기	① ② ● ④ ⑤	① ② ③ ● ⑤	① ② ③ ④ ●
	4	장비 세팅하기	① ● ③ ④ ⑤	① ● ③ ④ ⑤	① ② ● ④ ⑤
	5	측정 및 분석하기	① ② ③ ● ⑤	① ② ③ ④ ●	① ② ● ④ ⑤
	6	보드 튜닝하기	① ② ③ ④ ●	① ② ③ ④ ●	① ② ● ④ ⑤
	7	불량분석하기	① ② ③ ④ ●	① ② ③ ④ ●	① ● ③ ④ ⑤
	8	테스트 평가 문서 작성하기	① ② ● ④ ⑤	① ② ● ④ ⑤	● ② ③ ④ ⑤
G	1	데이터 시트 작성하기	① ② ● ④ ⑤	① ② ③ ④ ●	● ② ③ ④ ⑤
	2	Application note 작성하기	① ② ● ④ ⑤	① ② ③ ④ ●	● ② ③ ④ ⑤
	3	라이브러리 데이터북 작성하기	① ② ● ④ ⑤	① ② ● ④ ⑤	● ② ③ ④ ⑤
	4	단계별 보고서 취합하기	① ● ③ ④ ⑤	① ② ● ④ ⑤	● ② ③ ④ ⑤
	5	개발완료 보고서 작성하기	① ② ● ④ ⑤	① ② ● ④ ⑤	● ② ③ ④ ⑤

다. 핵심 작업(KEY TASK)								
책무	No	작업명	교육훈련 필요도			교육훈련 적용 방법		
			1순위	2순위	3순위	집체훈련	현장훈련	재훈련
A	1	트렌드 분석하기	●				●	
	2	벤치마킹하기			●		●	
	3	수요자요구 분석하기	●				●	
	4	구매고객과 협의하기			●		●	
	5	세트스팩 분석하기		●			●	
	6	제품사양 결정하기	●				●	
	7	개발 계획 작성하기		●			●	
B	1	알고리즘 분석하기	●			●		
	2	상위수준 모델링하기			●	●		
	3	성능 분석하기	●				●	
	4	H/W와 S/W분할하기		●			●	
	5	시스템구조 결정하기		●			●	
	6	선행특허 조사·분석하기		●			●	
	7	플랫폼 결정하기		●		●	●	●
	8	시스템 설계문서 작성하기		●			●	
C	1	소자모델 파라미터 디자인 룰 분석·핏팅하기		●			●	
	2	셀 라이브러리 개발하기		●		●	●	
	3	IP 조사·평가하기	●				●	
	4	EDA 툴 조사·평가·개발하기		●		●	●	●
	5	설계 흐름도 결정하기	●				●	
	6	디자인 키트 제작하기		●		●	●	●
	7	설계 인프라 문서 작성하기			●		●	
D-1	1	RTL 설계 및 시뮬레이션하기	●			●	●	
	2	설계검증하기		●			●	
	3	FPGA 검증하기	●			●	●	
	4	논리 합성하기		●		●	●	
	5	STA 하기	●			●	●	
	6	전력소모 최적화하기			●		●	
	7	DFT 하기			●	●	●	
	8	테스트 벡터 만들기			●		●	
	9	회로설계 문서 작성하기			●		●	

책무	No	작업명	교육훈련 필요도			교육훈련 적용 방법		
			1순위	2순위	3순위	집체 훈련	현장 훈련	재훈 련
D-2	1	블럭별 특성 정하기	●				●	
	2	매크로 모델링하기			●	●	●	
	3	설계 체크리스트 작성하기		●			●	
	4	회로도 작성하기	●			●	●	
	5	블록 시뮬레이션하기	●			●	●	
	6	전체회로 시뮬레이션하기		●			●	
	7	아날로그 Behavioral 모델 작성하기		●		●	●	
	8	검사규격 작성하기			●		●	
	9	회로설계 문서 작성하기			●		●	
	10	디지털/아날로그 통합하기		●		●	●	
	11	디지털/아날로그 통합 문서 작성하기		●			●	
E	1	배치계획 작성하기	●				●	
	2	배치 배선하기	●			●	●	●
	3	Full-custom 레이아웃하기	●			●	●	●
	4	DRC/LVS/LPE하기		●		●	●	●
	5	배치배선 후 시뮬레이션하기		●			●	
	6	회로도면 설계 문서 작성하기			●		●	
F	1	Firmware 작성하기	●			●	●	●
	2	테스트 보드 제작 및 부품 구매하기		●			●	
	3	테스트 프로그램 제작하기	●				●	●
	4	장비 세팅하기			●		●	
	5	측정 및 분석하기	●				●	
	6	보드 튜닝하기	●				●	
	7	불량분석하기		●			●	
	8	테스트 평가 문서 작성하기			●		●	
G	1	데이터 시트 작성하기		●			●	
	2	Application note 작성하기		●			●	
	3	라이브러리 데이터 북 작성하기			●		●	
	4	단계별 보고서 취합하기			●		●	
	5	개발완료 보고서 작성하기			●		●	

라. 소요장비 및 도구 일람표		
품 명	소 요 장 비 및 도구	
	주장비 및 도구	보조 장비 및 도구
분석도구, 계산기	●	
데이터 편집기	●	
도표	●	
Spec book	●	
논문, 책, PC, 프린터 용지	●	●
특허검색 S/W 및 S/W	●	
Workstation	●	●
EDA tool 개발도구	●	
보고서 작성 양식	●	
Logic Simulator	●	
Graphic tool	●	
회로도 작성 Tool	●	
FPGA Compiler	●	
Synthesis tool	●	
STA tool	●	
Power optimization tool	●	
ATPG 관련 Tool	●	
Documentation tool	●	
Hspice	●	
Mat lab	●	
C	●	
Verilog	●	
회로도 편집기 S/W	●	
HSIM	●	
Spectre	●	
VHDL	●	
Word processor	●	
Layout Editor Tool	●	
Apollo	●	
Astro	●	
Silicon Ensemble	●	
회로도 작성 tool	●	
OPUS, Laker 등 layout tool	●	
Caliber	●	
Dracula Star-RC tool	●	
Simulation tool-HSPICE/nanoism/hsim	●	
보드설계용 CAD tool	●	

라. 소요장비 및 도구 일람표		
품 명	소 요 장 비 및 도 구	
	주장비 및 도구	보조 장비 및 도구
Test 장비	●	
Test S/W	●	
오실로스코프	●	
스펙트럼 분석기	●	
Function Generator	●	
Test 기판	●	
집적 회로	●	
계측기	●	
측정보드	●	
오류현상 분석 Set(TV/Audio)		●
Tool 메뉴얼		●
EWC/PC		●
EDA tool	●	●
Simulation tool		●
CAD tool 메뉴얼	●	●
소프트웨어 메뉴얼		●
프린터		●
PC tool 메뉴얼		●
연결 케이블		●
측정도구		●
전원공급장치		●

6. 작업 명세서

가. 작업 명	A-1 트렌드 분석하기	
나. 성취 수준	시장조사를 기반으로 다음 제품개발의 기초를 세울 수 있다.	
다. 작업 요소	난이도	
(1) 현재 시판중인 제품에 대한 시장을 조사한다.	① ② ● ④ ⑤	
(2) 현재 시판중인 자사 제품을 분석한다.	① ② ③ ● ⑤	
(3) 타사 개발 현황을 파악한다.	① ② ● ④ ⑤	
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	인터넷, 관련 저널, 논문, 분석 프로그램
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 현 시장에 나와 있는 제품특성 파악 · 타사 제품별 특성 파악 	1 2, 3
스킬 (Skill)	<ul style="list-style-type: none"> · 제품별 특성 다이어그램 작성 	2, 3
태도 (Attitude)	<p>시장 조사는 본 설계를 수행하는데 있어 필요한 정보를 수집하는 과정이므로 정확성이 요구되며, 설계고려 요인에 대해 누락이 발생하지 않도록 분석적인 조사, 태도가 요구된다.</p>	

가. 작업 명		A-2 벤치마킹하기	
나. 성취 수준		현 제품과 타 제품과의 차이점을 명확히 파악할 수 있다	
다. 작업 요소			난 이 도
(1)	현재 시판중인 자사 제품에 대해 분석한다.	① ● ③ ④ ⑤	
(2)	현재 시판중인 타사 제품과 자사 제품을 비교한다.	① ② ● ④ ⑤	
난이도 평균			① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	인터넷, 관련 저널, 논문, 분석 프로그램	
	보조 장비 및 도구	PC	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 각 제품에 대한 이해 · 각 제품별 특성 파악 	<p>1, 2</p> <p>1, 2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 각 제품별 사양 분석력 	2
태도 (Attitude)	<p>각 제품에 대한 정확한 특성과 사양을 이해하고 객관적인 관점으로 비교 평가하는 자세가 요구된다.</p>	

가. 작업 명	A-3 수요자 요구 분석하기	
나. 성취 수준	시장조사의 기본인 수요자 요구를 정확히 분석, 예측할 수 있다	
다. 작업 요소		난 이 도
(1)	현재 제품에 대한 소비자의 요구를 수집한다.	① ② ③ ● ⑤
(2)	현 제품 중 추가할 기능에 대한 분석을 한다.	① ② ● ④ ⑤
(3)	수요자의 미래제품에 대한 요구를 분석한다.	① ② ③ ④ ●
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	인터넷, 관련 저널, 논문, 분석 프로그램
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 수요자의 요구사항에 대한 이해 · 차세대 제품에 대한 통찰력 	1, 2 3
스킬 (Skill)	<ul style="list-style-type: none"> · 차세대 제품에 대한 이해 및 사양 결정 	2, 3
태도 (Attitude)	수요자의 요구를 기반으로 차세대 제품의 방향에 대한 통찰력을 가진다.	

가. 작업명	A-4 고객(Customer) 협의하기	
나. 성취 수준	구매 고객과 정확한 의견 교환 및 요구사항을 수렴할 수 있다.	
다. 작업 요소	난이도	
(1)	고객과 현재 제품에 대한 의견을 교환한다.	① ② ● ④ ⑤
(2)	고객의 의견을 수렴한다.	① ② ● ④ ⑤
(3)	개발할 제품에 대한 고객의 요구사항을 수렴한다.	① ② ③ ● ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 고객의 요구에 대한 이해 · 고객 대응전략 	1, 2, 3 1, 2
스킬 (Skill)	<ul style="list-style-type: none"> · 현 제품에 대한 고객과 의견교환 	3
태도 (Attitude)	고객의 요구에 응하고 자사의 정확한 의견을 고객과 교환한다. 또한 고객의 요구사항에 대해 적극적으로 대처 한다	

가. 작업 명		A-5 세트 스펙(set spec) 분석하기	
나. 성취 수준		제품에 대한 정확한 스펙(spec)을 분석하고 결정할 수 있다	
다. 작업 요소			난이도
(1)	기존 제품에 대한 스펙을 분석한다.	① ② ● ④ ⑤	
(2)	신규 제품 스펙을 결정한다.	① ② ③ ④ ●	
(3)	설계 엔지니어들과 협의한다.	① ② ● ④ ⑤	
난이도 평균			① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	데이터시트(Data sheet)	
	보조 장비 및 도구		

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 세트 스펙의 정확한 이해 · 세트 스펙의 정확한 기술 	1 2, 3
스킬 (Skill)	<ul style="list-style-type: none"> · 스펙의 정확한 기술 및 전달 	2, 3
태도 (Attitude)	설계 엔지니어 및 고객과 충분한 의견을 교환하여 세트에서 요구되는 스펙을 정확하게 분석하여 개발 계획에 반영한다.	

가. 작업 명	A-6 제품 사양 결정하기	
나. 성취 수준	고객과 시장에서 요구되는 트렌드를 반영하여 개발 예정인 제품에 대한 정확한 사양을 결정한다.	
다. 작업 요소		난 이 도
(1)	고객 요청사항을 사양에 반영한다.	① ② ③ ● ⑤
(2)	세트 요구 사양을 반영한다.	① ② ● ④ ⑤
(3)	시장 트렌드를 사양에 반영한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 스펙 분석 능력	1, 2, 3
스킬 (Skill)		
태도 (Attitude)	각 제품별 특성을 이해하고 세트에서 요구되는 스펙을 정확하게 분석하여 제품 스펙을 결정한다.	

가. 작업 명	A-7 개발 계획(Milestone)작성하기	
나. 성취 수준	제품의 개발 방향을 정확하게 정할 수 있고 계획부터 실 제품이 나오는 기간을 예측하고 정할 수 있다.	
다. 작업 요소	난이도	
(1)	각 제품에 대한 구체적인 기간을 정한다.	① ② ③ ④ ●
(2)	각 실제 업무 파트와의 일정을 정한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 설계 단계별 개발 기간 예측	1,2
스킬 (Skill)	· 문서 작성 기술	1, 2
태도 (Attitude)	전체 제품에 대한 개발 기간 예측 및 업무 분장을 정확하게 하여 개발 계획이 달성될 수 있도록 한다.	

가. 작업명	B-1 알고리즘 분석하기	
나. 성취 수준	개발하려는 반도체 집적회로의 목표 사양에 만족하는 알고리즘을 조사 혹은 개발하여 그 결과를 분석할 수 있다.	
다. 작업 요소		난이도
(1)	논문, 책 및 기타 자료조사를 통해 목표사양에 적합한 알고리즘을 조사한다.	① ② ● ④ ⑤
(2)	각 알고리즘의 과정과 결과를 분석하여 구현 가능 여부와 목표사양에 적합한지 여부를 판단한다.	① ② ③ ● ⑤
(3)	모든 결과를 바탕으로 성능 및 구현 난이도를 고려하여 적합한 알고리즘을 선택한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	인터넷, 관련 저널, 논문, 분석 프로그램
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 전반적인 반도체 설계 지식 · 응용 분야별 전자 공학 전문 지식 · 응용 시스템 동작 원리 · 알고리즘 분석 	<p>2, 3</p> <p>1, 2</p> <p>2, 3</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 논문 및 텍스트 해석 · 프로그래밍 언어 · S/W 사용 기술 	<p>1</p> <p>2, 3</p> <p>2, 3</p>
태도 (Attitude)	<p>가능한 모든 알고리즘을 조사 분석해야 하며 알고리즘을 반도체 집적회로로 구현할 수 있는지 그리고 원하는 결과를 얻을 수 있는지 정확하게 평가하여야 한다.</p>	

가. 작업명	B-2 상위수준 모델링하기	
나. 성취 수준	선택한 알고리즘이나 집적회로로 구현하려는 기능에 대해 고급 언어 혹은 S/W 툴을 사용하여 그 동작을 기술할 수 있다.	
다. 작업 요소	난이도	
(1) 모델링하려는 대상을 선정한다.	① ● ③ ④ ⑤	
(2) 모델링용 대상 언어 혹은 S/W 툴을 선택한다.	① ● ③ ④ ⑤	
(3) 선택한 언어 혹은 S/W를 이용하여 모델링을 작성한다.	① ② ③ ④ ●	
(4) 컴파일/디버그 작업을 통해 모델링의 오류를 수정한다.	① ② ③ ● ⑤	
(5) 모델링의 정확성을 검증한다.	① ② ③ ④ ●	
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	PC, S/W
	보조 장비 및 도구	S/W 매뉴얼

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 모델링 방법 · 응용 시스템 동작 원리 · 응용 분야별 전자 공학 전문 지식 	<p>1, 2, 3, 4</p> <p>3, 4, 5</p> <p>3, 4, 5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 모델링 언어 사용 · 모델링 관련 S/W 사용 · 모델링 오류 검증 	<p>3, 4</p> <p>3, 4</p> <p>5</p>
태도 (Attitude)	반도체 설계 진행 중에 모델링의 오류가 발견될 경우 시간 및 비용 측면에서 큰 손해를 발생시킬 수 있기 때문에 구현하려는 알고리즘이나 기능을 오류 없이 정확하게 모델링 하여야 한다.	

가. 작업명		B-3 성능 분석하기
나. 성취 수준		상위수준 모델링의 동작을 검증하여 그 결과가 목표사양에 만족하는지 판단하여 성능을 분석할 수 있다.
다. 작업 요소		난이도
(1)	분석할 대상과 그에 따른 목표 결과를 결정한다.	① ② ③ ● ⑤
(2)	S/W 혹은 CAD tool을 사용하여 모델링의 동작을 검증한다.	① ② ③ ④ ●
(3)	검증 결과를 기술하거나 표나 그래프로 작성한다.	① ② ● ④ ⑤
(4)	검증 결과가 목표사양을 만족하는지 분석하고 만약 만족하지 않을 경우 원인과 결과를 분석한다.	① ② ③ ④ ●
(5)	성능 분석 결과를 바탕으로 최종 알고리즘과 최종 사양을 결정한다.	① ② ③ ④ ●
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	PC, S/W, CAD tool
	보조 장비 및 도구	S/W 매뉴얼, CAD tool 매뉴얼

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 모델링 동작 검증 방법 · 응용 분야별 전자 공학 전문 지식 · 응용 시스템 동작 원리 	<p>2</p> <p>1, 4, 5</p> <p>1, 4, 5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · S/W / CAD tool 사용 · 성능 결과 작성 · 결과 분석 	<p>2, 3</p> <p>3</p> <p>4, 5</p>
태도 (Attitude)	<p>검증 방법에 오류가 없는지 반드시 확인해야 하며 만족하지 못한 결과가 나타났을 경우 원인을 분석할 수 있어야 한다.</p>	

가. 작업 명	B4 H/W와 S/W분할하기	
나. 성취 수준	알고리즘이나 설계하려는 기능을 집적회로로 구현하기 위해 S/W로 구현할 부분과 H/W로 구현할 부분으로 성능을 고려하여 분할할 수 있다.	
다. 작업 요소		난 이 도
(1)	집적회로로 설계하기 위해 분할하려는 알고리즘이나 기능을 선택한다.	① ● ③ ④ ⑤
(2)	알고리즘이나 기능을 집적회로로 구현하기 위해 S/W로 구현할 부분, H/W로 구현할 부분 혹은 두가지 모두 구현 가능한 부분으로 분할한다.	① ② ③ ④ ●
(3)	분할된 부분을 각각 선택한 방법으로 구현하였을 때 예측되는 성능과 필요한 리소스 그리고 구현가능 여부 등을 조사한다.	① ② ③ ④ ●
(4)	조사된 결과를 분석하여 H/W로 구현할지 S/W로 구현할 지를 최종 결정한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	PC, S/W, CAD tool
	보조 장비 및 도구	S/W 매뉴얼, CAD tool 매뉴얼

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · H/W와 S/W 구분 방법 · MCU 및 S/W · 집적회로의 H/W 설계 방법 	1, 2 2, 3, 4 2, 3, 4
스킬 (Skill)	<ul style="list-style-type: none"> · 분할시 도면 작성 · 분할된 부분의 성능 분석 	1, 2 3, 4
태도 (Attitude)	성능 분석 결과 바탕으로 집적회로 설계 시 최소가격으로 최대 성능을 이룰 수 있도록 분할하는 것이 필요하다.	

가. 작업명	B-5 시스템구조 결정하기	
나. 성취 수준	집적회로의 목표하는 동작을 구현하기 위해 앞서 실시한 성능분석 결과와 H/W와 S/W 분할한 결과를 바탕으로 필요한 리소스 혹은 IP를 사용하여 시스템을 구성할 수 있다.	
다. 작업 요소		난이도
(1)	집적회로 설계 시 필요한 기능들을 조사한다.	① ② ③ ● ⑤
(2)	기능에 따라 블록을 구성하여 집적회로의 시스템구조를 결정한다.	① ② ③ ④ ●
(3)	각 블록별로 필요한 사양과 입출력 신호를 설정한다.	① ② ● ④ ⑤
(4)	각 블록별로 성능분석과 H/W와 S/W할당한 결과를 바탕으로 사양에 만족하는 IP나 리소스를 할당한다.	① ② ③ ④ ●
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	PC, S/W, CAD tool
	보조 장비 및 도구	S/W 매뉴얼, CAD tool 매뉴얼

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 시스템 구성 방법 · H/W, S/W, 시스템, 설계 능력 · IP/리소스 관련 지식 	<p>1, 2, 3, 4</p> <p>2, 3, 4</p> <p>3, 4</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 목표 사양 선정 방법 · 시스템 구성 도면 작성 	<p>3</p> <p>2, 3</p>
태도 (Attitude)	<p>시스템 구조를 정확하게 결정해야만 원하는 사양에 맞게 반도체 집적회로를 설계할 수 있게 되며, 이때 설계가 용이하고 목표사양에 만족하는 리소스 혹은 IP로 구성할 수 있어야 한다.</p>	

가. 작업명		B-6 선행특허 조사·분석하기
나. 성취 수준		집적회로를 설계하기 위해 사용하려는 어떤 특정 기능이 선행특허를 침해하는지 여부를 판단할 수 있다.
다. 작업 요소		난이도
(1)	설계하려는 집적회로에서 특허가 될 수 있는 부분을 설정한다.	① ② ● ④ ⑤
(2)	특허검색프로그램을 사용하여 관련된 선행특허가 있는지 조사를 실시한다.	● ② ③ ④ ⑤
(3)	특허검색 결과를 분석하여 특허침해가 되는지 조사한다.	① ② ● ④ ⑤
(4)	특허침해일 경우 특허관련 부서에 통보함과 동시에 차후 대책을 마련한다.	● ② ③ ④ ⑤
(5)	특허침해가 아닐 경우 특허를 작성하여 특허 관련 부서에 송부한다.	① ② ● ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	특허검색 S/W, 인터넷
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 특허 및 실용신안의 이해 · 응용 분야별 전자 공학 전문 지식 · 특허 침해 판단 방법 · 특허 작성 	<p>1, 3, 5</p> <p>1, 2</p> <p>3, 4</p> <p>5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 특허검색 S/W 이용 · 특허 분석 	<p>2</p> <p>3</p>
태도 (Attitude)	<p>광범위한 특허조사를 실시해야 하며 침해 여부가 판단될 경우 대책 마련을 위해 전문가의 조언을 구하는 것이 바람직하다.</p>	

가. 작업 명		B-7 플랫폼 결정하기
나. 성취 수준		반도체 설계 공정을 선택한 후에 이에 적합한 IP 선정과 반도체 설계 단계를 정의하고 이에 맞는 CAD tool을 선정할 수 있다.
다. 작업 요소		난이도
(1)	집적회로의 공정에 관련된 정보를 수집한다.	① ● ③ ④ ⑤
(2)	집적회로의 공정을 결정한다.	① ② ③ ● ⑤
(3)	IP 조사를 실시하여 적합 여부를 판단한다.	① ② ③ ④ ●
(4)	공정과 반도체 집적회로의 시스템 구성을 고려하여 설계 단계를 정의한다.	① ② ③ ④ ●
(5)	각 설계 단계에서 필요한 CAD tool과 디자인 키트(design kit)를 선정한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	PC, 데이터시트(Data sheet), CAD tool
	보조 장비 및 도구	CAD tool 매뉴얼

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 공정 관련 지식 · IP 관련 지식 · 반도체 설계 방법론 	<p>1, 2</p> <p>3</p> <p>4, 5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · IP 사양 분석 · 데이터시트 이해 · CAD tool 매뉴얼 이해 	<p>3</p> <p>1, 2, 5</p> <p>5</p>
태도 (Attitude)	<p>공정 선택 시 목표하는 사양의 집적회로 설계를 할 수 있는 공정을 선택해야 하며 설계의 신뢰성을 높이기 위해 다양한 CAD tool을 조사하여 그 중 적합한 CAD tool을 선정하는 것이 중요하다.</p>	

가. 작업 명	B-8 시스템 설계문서 작성하기	
나. 성취 수준	시스템 디자인을 완료한 후 그 내용에 대해 정리하여 문서로 작성할 수 있다.	
다. 작업 요소	난 이 도	
(1)	시스템디자인에 관련된 데이터와 정보를 취합한다.	● ② ③ ④ ⑤
(2)	데이터와 정보를 바탕으로 설계문서를 작성한다.	● ② ③ ④ ⑤
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	워드 프로세서
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 응용 분야별 전자 공학 전문 지식 · 반도체 집적회로의 시스템 구성 · H/W, S/W, 시스템, 반도체 설계 	<p>1, 2</p> <p>1, 2</p> <p>1, 2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 데이터 및 정보 분석 · 문서작성 · 요점 파악 	<p>1</p> <p>2</p> <p>2</p>
태도 (Attitude)	어떤 부분을 문서화해야 할지를 적절히 판단해야 하며 타인이 쉽게 이해할 수 있도록 작성해야 한다.	

가. 작업 명	C-1 소자모델 Parameter, Design Rule 분석/Fitting하기	
나. 성취 수준	MOSFET의 기본 특성을 이해할 수 있다.	
다. 작업 요소	난이도	
(1) MOS 특성을 정한다.	① ● ③ ④ ⑤	
(2) 공정의 전기적 특성을 분석한다.	① ● ③ ④ ⑤	
(3) Hspice Model Parameter을 분석한다.	① ② ● ④ ⑤	
(4) 모델 Parameter Fitting 시킨다.	① ● ③ ④ ⑤	
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, 시뮬레이션 툴(Simulation tool)
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · MOSFET의 특성에 대한 고찰 · 공정의 전기적 특성 데이터 분석력 · HSPICE MODEL Parameter 이해 	1, 3 2,3 1, 3
스킬 (Skill)	<ul style="list-style-type: none"> · spice 사용법 	2, 3
태도 (Attitude)	모든 회로의 기본이 되는 MOS의 특성을 시뮬레이션과 공정의 전기적 특성 데이터와 일치시키도록 한다.	

가. 작업 명	C-2 셀 라이브러리(Cell Library) 개발하기	
나. 성취 수준	MOS를 이용하여 기본 셀(Cell)들을 만들 수 있다.	
다. 작업 요소		난 이 도
(1) 설계 시 필요한 셀을 조사한다.		① ● ③ ④ ⑤
(2) 각 셀의 특성 및 스펙 정한다.		① ② ● ④ ⑤
(3) 회계도면(layout) 및 스펙을 고려하여 sizing 한다.		① ② ③ ● ⑤
	난이도 평균	① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, EDA tool
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 요구된 특성을 갖는 셀 분석 능력	1,2,3
스킬 (Skill)	· EDA Tool 사용 기술	3
태도 (Attitude)	각 설계자가 요구하는 스펙을 가지는 셀을 만들도록 한다.	

가. 작업명	C-3 IP 조사/평가하기	
나. 성취수준	각 파트별로 사용 할 IP를 조사, 평가 할 수 있다.	
다. 작업요소		난이도
(1) 설계 시 필요한 IP sorting한다.		① ② ● ④ ⑤
(2) 설계 가능한 IP와 도입해야 할 IP를 구분한다.		① ② ③ ● ⑤
(3) 제품 스펙에 맞는 IP를 평가한다.		① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	IP 데이터시트, 인터넷, 관련 저널, 논문, 분석 프로그램
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 제품에서 필요한 IP의 동작 및 사양에 대한 이해	1,2,3
스킬 (Skill)	· IP에 대한 분석 및	1,2,3
태도 (Attitude)	제품에 적용할 IP에 대해서 직접 적용할 수 있는 IP와 도입이 필요한 IP로 구분할 수 있는 분석 능력이 요구된다.	

가. 작업 명	C-4 EDA Tool 조사/평가/개발하기	
나. 성취 수준	설계할 회로의 구현에 적합한 Tool을 분석, 평가 하고 신규 기능 요구 시 필요한 EDA(Electrical Design Automation) Tool을 개발할 수 있다.	
다. 작업 요소		난이도
(1)	설계 시 필요한 툴(Tool)을 조사한다.	① ● ③ ④ ⑤
(2)	설계 엔지니어와 실무를 협의한다.	① ● ③ ④ ⑤
(3)	설계 적용 여부를 평가한다.	① ② ③ ● ⑤
(4)	기존 툴 기능을 추가한다.	① ② ● ④ ⑤
(5)	필요한 툴을 개발한다.	① ② ③ ④ ●
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, EDA Tool
	보조 장비 및 도구	프로그래밍 언어

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· EDA Tool에 대한 이해	1,2,3,4,5
스킬 (Skill)	· EDA Tool의 이용방법	4,5
태도 (Attitude)	설계에 필요한 기능 등을 Tool에 모두 적용할 수 있도록 이용 할 사용자들과의 충분한 협의가 필요하다.	

가. 작업 명	C-5 설계 흐름도(Design Flow) 결정하기	
나. 성취 수준	개발 기간을 최적화하고 설계 목표를 달성하기 위하여 설계 단계별 업무 진행 흐름도(Flow)를 결정할 수 있다.	
다. 작업 요소	난 이 도	
	(1)	전체적인 설계 흐름도를 작성한다.
(2)	각 단계별 세부 흐름도를 정한다.	① ② ● ④ ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	Documentation 프로그램
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 설계 전반적인 흐름에 대한 이해	1,2
스킬 (Skill)	· 설계 흐름도(Flow) 작성요령	1,2
태도 (Attitude)	설계의 흐름에 영향을 미치는 모든 요인을 고려한다.	

가. 작업 명	C-6 디자인 키트(Design Kit) 제작하기	
나. 성취 수준	합성에 대한 이해와 사용 시 필요한 디자인 키트(Design Kit)를 만들 수 있다.	
다. 작업 요소	난 이 도	
(1)	Hspice 용 Library(Symbol/Schematic)를 제작 및 검증한다.	① ② ● ④ ⑤
(2)	자동 논리 합성용 디자인 키트(Design Kit)를 제작한다.	① ② ● ④ ⑤
(3)	CTS(Clock Tree Synthesis)용 셀을 제작한다.	① ② ● ④ ⑤
(4)	각 EDA Tool 맞는 Design Kit를 제작한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, 프로그래밍 언어, EDA Tool
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디자인 키트(Design Kit)에 대한 이해 · 설계 흐름도(Flow)에 대한 이해 	1,2,3,4 1,2,3,4
스킬 (Skill)	<ul style="list-style-type: none"> · EDA Tool 사용방법 	1,2,3,4
태도 (Attitude)	디자인 키트(Design Kit)의 특성에 따라 전체 설계에 영향을 주므로 정확한 Kit 제작을 하기 위하여 설계 흐름도(Flow)에 대한 명확한 이해력과 EDA Tool사용의 숙련도가 요구된다.	

가. 작업 명	C-7 문서(Document) 작성하기	
나. 성취 수준	디자인 키트(Design Kit) 제작 단계에서 진행한 각 단계별 결과 및 보고서를 정리하고, 이를 일정 양식의 문서로 만들 수 있다.	
다. 작업 요소		난이도
(1)	전체 작업에 대한 보고서를 작성한다.	① ● ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 디자인 키트(Design Kit) 제작에 대한 전체적인 이해	1
스킬 (Skill)	· 양식에 맞는 작성요령	1
태도 (Attitude)	어떤 부분을 문서화해야 할지를 적절히 판단해야 하며 타인이 쉽게 이해할 수 있도록 작성해야 한다.	

가. 작업 명	D(I)-1 RTL(Register Transfer Level) 설계 및 시뮬레이션하기	
나. 성취 수준	제품 규격으로 설정한 기능 및 특성을 디지털 논리 구조로 설계 후 검증할 수 있다.	
다. 작업 요소	난이도	
(1) 전체 구조에서 블록 단위로 분할한다.		① ② ③ ④ ●
(2) Signal 흐름도를 작성한다.		① ② ③ ● ⑤
(3) RTL Code를 작성한다.		① ② ③ ④ ●
(4) 테스트 입력 파일(Test bench)을 작성한다.		① ② ③ ④ ●
(5) RTL Simulation 하여 기능·특성을 검증한다.		① ② ③ ④ ●
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	Workstation, Logic Simulator, Graphic tool
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구분	내용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · Chip level에서 Register level로 구조 분석 능력 · 디지털 설계 방법에 대한 흐름도 지식 · 디지털 논리회로에 대한 설계 지식 · RTL Code를 작성하기 위한 언어사용 지식 	<p>1, 2</p> <p>1, 2, 3</p> <p>3, 4, 5</p> <p>3, 4, 5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 설계 검증 항목 설정 · Logic Simulator & Graphic Tool 사용 · 디지털 논리 구조에 대한 분석 	<p>4, 5</p> <p>3, 4, 5</p> <p>4, 5</p>
태도 (Attitude)	<p>RTL 설계는 디지털 회로 설계의 가장 기본이며 중요한 단계이다. 이단계가 부정확하게 되면 후 단의 모든 설계 과정들이 잘못되게 되어 결국 재설계가 되게 된다. 기능 및 특성 검증 항목이 빠지지 않도록 하며, 철저한 설계 및 검증이 되도록 신중하고 정확한 태도가 요구된다.</p>	

가. 작업 명	D(1)-2 설계 검증(Design Verification)하기	
나. 성취 수준	설계된 RTL Code가 전체 Chip Level에서 타 기능 블록과 전달되는 신호와의 연결성 및 상호 기능상의 문제가 없는지를 검증할 수 있다.	
다. 작업 요소	난 이 도	
(1)	RTL Code를 전체 Chip level에서 연결한다.	① ● ③ ④ ⑤
(2)	테스트 입력 파일(test bench)을 작성한다.	① ② ③ ● ⑤
(3)	전체 Chip Level에서 동작을 시뮬레이션을 통하여 검증한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, Logic Simulator, Graphic tool, 회로도 작성 Tool
	보조 장비 및 도구	PC, Tool manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구분	내용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · System level에서 구조 분석 능력 · 디지털 설계 방법에 대한 Flow 지식 · 디지털 논리회로에 대한 설계 지식 	<p>1, 2</p> <p>1, 2, 3</p> <p>2, 3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Chip 상호 기능성 검증 항목 선정 · Logic Simulator & Graphic Tool 사용 	<p>1, 2</p> <p>1, 2, 3</p>
태도 (Attitude)	<p>설계 검증 단계는 설계된 RTL Code가 전체 Chip의 동작에 맞게끔 설계된 것인지를 검증하므로, 많고 복잡한 상호 신호의 연결성을 세심하게 분석 및 정리할 수 있는 집중력이 필요하다.</p>	

가. 작업 명	D(1)-3 FPGA(Field Programmable Gate Array)검증하기	
나. 성취 수준	설계한 RTL Code가 System 동작에 문제가 없는지 실장 Set 환경에서 FPGA를 통해서 검증할 수 있다.	
다. 작업 요소	난 이 도	
	(1)	FPGA Tool 선정 및 Device 종류를 설정한다.
(2)	FPGA 실장 테스트 보드(Test Board)를 제작한다.	① ② ● ④ ⑤
(3)	RTL Code Compile한다.	① ● ③ ④ ⑤
(4)	시뮬레이션 하여 기능을 검증한다.	① ② ● ④ ⑤
(5)	RTL Code를 Set 실장 검증한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, Logic Simulator, FPGA Compiler, FPGA Device
	보조 장비 및 도구	PC, Tool Manual, Set(TV/Audio)

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · System level에서 Chip level로 구조 분석 능력 · FPGA 설계 방법 · 디지털 논리회로에 대한 설계 지식 	<p>4, 5</p> <p>1, 3, 4, 5, 3, 4, 5</p>
스킬 (Skill)	<ul style="list-style-type: none"> · FPGA Tool 사용 · Logic Simulator & Graphic Tool 사용 	<p>1, 2, 3, 4, 5</p> <p>3, 4</p>
태도 (Attitude)	<p>FPGA 설계 검증은 반도체로 제조할 회로의 구조가 Set에서 문제가 없는가를 검토하는 최종단계이므로 문제점들은 이 단계에서 모두 도출이 되어야 하므로 많은 실험이 요구되며 검증 항목이 누락이 되지 않도록 분석적인 조사, 태도가 요구된다.</p>	

가. 작업 명	D(I)- 4 Logic Synthesis 하기	
나. 성취 수준	검증된 RTL code를 반도체 회로로 제작하기 위해 디지털 논리회로로 자동 합성할 수 있다.	
다. 작업 요소		난 이 도
(1) Design Constraint를 작성한다.		① ② ● ④ ⑤
(2) 자동 논리 합성(Logic synthesis)한다.		① ● ③ ④ ⑤
(3) EDA Tool을 이용하여 논리 합성결과와 RTL 결과를 비교 분석한다.		① ② ③ ● ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, Synthesis tool, Graphic tool
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 설계 인자에 대한 지식 · 디지털 설계 방법 · 디지털 논리합성에 대한 지식 	<p>1</p> <p>1, 2</p> <p>1, 2, 3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Synthesis tool 사용 · Logic Simulator & Graphic Tool 사용 	<p>1, 2</p> <p>3</p>
태도 (Attitude)	<p>제조를 위한 회로를 자동 합성하는 과정이므로 이전 단계의 결과와 동일한 결과를 얻도록 정확성이 요구된다.</p>	

가. 작업 명	D(I)- 5 STA(Static Timing Analysis) 하기	
나. 성취 수준	자동 합성된 회로가 반도체 제조 후 제조상에서 변할 수 있는 소자변화 및 온도, 전원전압 변화에 대하여도 정상 동작 할 수 있도록 모든 회로의 Timing을 검증할 수 있다.	
다. 작업 요소		난 이 도
(1)	Timing Constraint를 작성한다.	① ② ● ④ ⑤
(2)	설계 Margin을 부여한다.	① ● ③ ④ ⑤
(3)	False path를 설정한다.	① ② ● ④ ⑤
(4)	Timing Optimization & Analysis한다.	① ② ③ ● ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, STA Tool
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 Timing 설계 분석 능력 · 디지털 논리회로에 대한 설계 지식 	<p>1, 2, 3, 4</p> <p>1, 2, 3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · STA tool 사용 · Timing Analysis 기술 	<p>1, 2, 3, 4</p> <p>4</p>
태도 (Attitude)	<p>설계된 회로가 여러 가지 주변 상황의 변화에 대하여 정상동작 할 수 있도록 설계 Margin 에 대한 확보가 필수적이고, 이에 대한 상당한 정확성이 요구되므로, 진행 단계에서의 집중력 및 정확도와 결과에 대하여 분석적인 조사 및 태도가 요구된다.</p>	

가. 작업 명	D(I)- 6 Power Optimization 하기	
나. 성취 수준	자동 합성하여 Timing 검증된 회로에 대하여 정상 동작 할 수 있는 범위 내에서 최대한 전력 소모를 줄이는 회로를 자동 재합성할 수 있다.	
다. 작업 요소	난 이 도	
(1)	Power Constraint를 작성한다.	① ② ● ④ ⑤
(2)	설계 Margin을 부여한다.	① ● ③ ④ ⑤
(3)	Power Simulation한다.	① ② ● ④ ⑤
(4)	시뮬레이션 결과를 통하여 전력소모를 최적화한다.	① ② ③ ● ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, Power optimization Tool
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 Power consumption에 대한 지식 · 디지털 논리회로에 대한 설계 지식 · 반도체 소자 동작에 대한 이해 	<p>1, 2, 3, 4</p> <p>1, 2, 3, 5</p> <p>3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Power Optimization tool 사용 	1, 2, 3, 4
태도 (Attitude)	<p>설계된 회로가 최적의 Power 소비 조건을 갖도록 디지털 회로를 자동 또는 수동으로 최적화 진행하는 과정이므로, 회로 최적화 조건에 대하여 정확한 분석이 요구된다.</p>	

가. 작업 명	D(I)- 7 DFT(Design For Testability)하기	
나. 성취 수준	설계 완료된 회로에서 제조 시 발생할 수 있는 결함에 대하여 제조 후 검사 시 추출해 낼 수 있는 Test coverage를 높일 수 있다.	
다. 작업 요소	난이도	
(1)	Test constraint을 작성한다.	① ● ③ ④ ⑤
(2)	BIST(Built In Self Test)을 설계 및 적용한다.	① ② ③ ● ⑤
(3)	Scan insertion한다.	① ● ③ ④ ⑤
(4)	Fault simulation & coverage를 분석한다.	① ● ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, DFT 관련 tool
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 Testability에 대한 지식 · Scan Test & BIST에 대한 설계 지식 · Fault coverage에 대한 지식 	<p>1, 2, 3, 4</p> <p>2, 3</p> <p>4</p>
스킬 (Skill)	<ul style="list-style-type: none"> · DFT 관련 tool에 대한 숙련도 	<p>3, 4</p>
태도 (Attitude)	<p>제조 후 회로의 결점(Fault)을 추출해 내는 확률을 높이기 위하여, 자동으로 testability를 높이는 방법으로, tool 에 의해서 진행되는 업무이므로 tool 사용에 대한 숙련도 및 Fault 에 대한 분석력이 요구된다.</p>	

가. 작업 명	D(I)- 8 Test Vector Generation 하기	
나. 성취 수준	Testability 향상까지 완료된 회로에서 양산 검사 장비로 test 하기 위하여 검사 장비에서 사용할 수 있는 Program의 형태로 test vector를 만들 수 있다.	
다. 작업 요소		난 이 도
(1)	ATPG (Automatic Test Pattern Generator)한다.	① ● ③ ④ ⑤
(2)	검증 시뮬레이션을 한다.	● ② ③ ④ ⑤
(3)	ATE(Automatic Test Equipment) 장비 Program으로 변환한다.	● ② ③ ④ ⑤
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Workstation, ATPG 관련 Tool, Logic Simulator
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 Testability 에 대한 지식 · ATPG 에 대한 이해 · ATE Program 대한 이해 	<p>1, 2</p> <p>1</p> <p>3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Testability 관련 tool 에 대한 숙련도 	1, 2, 3
태도 (Attitude)	<p>제조 후 회로의 결점(Fault)을 검사하기 위한 검사 패턴 및 프로그램을 자동으로 tool에서 추출하는 과정이므로 자동 tool 에 대한 숙련도가 요구되어 진다.</p>	

가. 작업 명	D- 9 Document 작성하기	
나. 성취 수준	디지털 회로 설계 단계에서 진행한 각 단계별 시뮬레이션 결과 및 보고서를 정리하고, 이를 일정 양식의 문서로 만들 수 있다.	
다. 작업 요소	난 이 도	
(1) 각 작업 분야별 simulation 결과를 정리한다.	● ② ③ ④ ⑤	
(2) 회로 설계 보고서, Test plan을 발행한다.	● ② ③ ④ ⑤	
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Documentation tool
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털 회로 설계에 대한 지식 · 반도체 관련 보고서 양식에 대한 이해 	<p>1, 2</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Documentation tool 에 사용법 	<p>2</p>
태도 (Attitude)	<p>설계 후 진행된 단계에 대한 결과들을 차후 타 제품 설계 및 본 제품 설계 변경 시 사용하기 위하여 상세하고 정확하게 기술하여야 하며, 중요설계 인자에 대해 누락이 발생하지 않도록 주의하여야 한다.</p>	

가. 작업 명	D(II)-1 블록별 특성 정하기	
나. 성취 수준	아날로그 회로 설계를 위한 각 블록 별 설계 목표를 설정할 수 있다.	
다. 작업 요소	난이도	
(1) 아날로그 회로 블록을 나눈다.	① ② ③ ● ⑤	
(2) 전체 특성을 달성하기 위한 각 블록의 특성을 예상한다.	① ② ③ ④ ●	
(3) 논문 및 특허 검색을 한다.	① ● ③ ④ ⑤	
(4) 벤치마킹한다.	① ② ● ④ ⑤	
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	Hspice, 인터넷, 관련 저널, 논문, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 블록 별 구분 방법 · 아날로그 특성 및 사양 항목 이해 	<p>1,2</p> <p>1,2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 예비 제품 규격 작성 · 설계 기간 산정 · 검색 엔진 사용방법 	<p>1,2</p> <p>1,2</p> <p>3,4</p>
태도 (Attitude)	<p>블록 별 특성 정하기는 본 설계를 착수하기 전 각 블록 별 설계 목표를 설정하여 전체 아날로그 부분의 특성을 결정하게 되므로 객관적인 벤치마킹과 충분한 관련 기술 조사, 태도가 요구된다.</p>	

가. 작업 명		D(II)-2 매크로 모델링하기
나. 성취 수준		매크로 모델링을 통하여 아날로그 전체 회로 특성을 선 검증할 수 있다.
다. 작업 요소		난 이 도
(1)	블록 별 모델링한다.	① ② ③ ● ⑤
(2)	특성 확인을 위한 테스트 벤치를 작성한다.	① ② ● ④ ⑤
(3)	모델링 시뮬레이션 결과 분석한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	Simulation Tool, PC, Workstation
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 매크로 모델링 기술 · 아날로그 회로 분석 기술 	<p>1,2,3</p> <p>1,2,3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 기본 프로그래밍 기술 · 시뮬레이션 결과 정리표 · 기본 S/W 사용 기술 	<p>1,2</p> <p>3</p> <p>1,2,3</p>
태도 (Attitude)	<p>매크로 모델링은 아날로그 기능 구현에 대한 구조적 오류 및 신규 구조의 타당성을 선 검증하기 위한 단계로 가능한 모든 기능에 대한 상세 모델링을 위한 태도가 요구된다.</p>	

가. 작업 명	D(II)-3설계 체크 리스트 작성하기	
나. 성취 수준	회로 설계 검증을 위한 체크리스트를 작성할 수 있다.	
다. 작업 요소	난이도	
(1) 블록 별 설계목표와 설계결과를 확인한다.	① ● ③ ④ ⑤	
(2) 기존 발생 오류 현상 분석 결과를 반영한다.	① ② ● ④ ⑤	
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 설계 목표와 설계 결과 구분 방법 · 기존 발생 오류 항목을 체크리스트에 반영방법 · 설계 체크리스트 항목 선정 	<p>1,2</p> <p>1,2</p> <p>1,2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 기존 오류 발생 항목 정리 · 설계 단계 별 확인 항목 구분 및 정리 	<p>1,2</p> <p>1,2</p>
태도 (Attitude)	<p>체크리스트는 설계 결과에 대한 신뢰성을 확인하기 위해서 작성되므로 과거에 발생된 오류 항목에 대한 분석 및 해결 방법이 반영되어야 한다. 발생이 가능한 오류에 대한 객관적이며 구체적으로 조사하는 태도가 요구된다.</p>	

가. 작업 명	D(II)-4 회로도 작성하기	
나. 성취 수준	실제 아날로그 회로 설계를 진행하며 발생된 결과물인 회로도를 작성할 수 있다.	
다. 작업 요소	난이도	
(1) 회로도를 그린다.	① ② ● ④ ⑤	
(2) 후작업인 레이아웃을 고려하여 설계 한다	① ② ③ ● ⑤	
(3) 설계 목표에 적합한 구조를 선정한다.	① ② ③ ④ ●	
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	회로도 작성 툴, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 회로 설계에 대한 전반적인 지식 · 회로 분석 능력 	<p>1,2,3</p> <p>1,2,3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 회로도 편집기 사용 능력 · 회로도면 작성 	<p>1</p> <p>1</p>
태도 (Attitude)	<p>회로도 작성은 설계 결과에 대한 결과물을 표현하게 되므로 아날로그 설계 엔지니어의 가장 중요한 업무가 되어 오류가 발생하지 않도록 신중하게 회로도를 작성하는 태도와 후속 작업이 용이하도록 작성하는 자세가 요구된다.</p>	

가. 작업 명	D(II)-5 블록 시뮬레이션 하기	
나. 성취 수준	설계된 회로의 동작 및 전기적 특성을 시뮬레이션 하여 설계 목표를 확인할 수 있다.	
다. 작업 요소	난이도	
(1) DC simulation한다.	① ② ● ④ ⑤	
(2) AC simulation한다.	① ② ③ ● ⑤	
(3) Transient simulation한다.	① ② ③ ④ ●	
(4) 공정, 전원, 온도 변화 별 특성 차이 시뮬레이션을 한다.	① ② ● ④ ⑤	
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	회로 시뮬레이션 툴, Workstation
	보조 장비 및 도구	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 회로에 대한 전반적인 지식 · 전기적 특성 시뮬레이션 방법에 대한 지식 · 전원 변화, 주파수 변화, 시간 변화에 따른 회로 해석 방법 	<p>1,2,3,4</p> <p>1,2,3,4</p> <p>1,2,3,4</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 시뮬레이션 결과표 · 시뮬레이션 결과 파형 정리 · 회로 해석 S/W 사용 숙련도 	<p>1,2,3,4</p> <p>1,2,3,4</p> <p>1,2,3,4</p>
태도 (Attitude)	<p>블록 별 시뮬레이션은 전기적 특성을 실제 동작모드로 모의실험을 하여 회로도들 최종 확인하는 단계로 가능한 모든 경우에 대하여 모의 실험할 수 있어야 한다.</p>	

가. 작업 명	D(II)-6 전체회로 시뮬레이션하기	
나. 성취 수준	블록 별 설계된 아날로그 회로를 통합하여 전체 시뮬레이션을 통하여 동작 확인 및 목표 특성을 확인할 수 있다.	
다. 작업 요소		난 이 도
(1) 전체 회로 시뮬레이션 하여 동작 검증하기		① ② ③ ● ⑤
(2) 공정, 전원, 온도 변화 별 특성 차이를 시뮬레이션 한다.		① ② ● ④ ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	회로 시뮬레이션 툴, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 전체 회로의 시뮬레이션 조건 설정 · 시뮬레이션을 통한 결과 비교 분석능력 · 아날로그 회로에 대한 전반적인 지식 	<p>1,2</p> <p>1,2</p> <p>1,2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 회로 설계 시뮬레이터 숙련도 · 시뮬레이션 옵션 설정 기술 	<p>1,2</p> <p>1,2</p>
태도 (Attitude)	<p>전기적 특성을 시뮬레이션으로 정확하게 확인하는 것은 불가능하므로 시뮬레이션 결과를 통하여 실제 전기적 특성을 예측할 수 있도록 조건을 설정하여 이 과정을 진행한다.</p>	

가. 작업 명	D(II)-7 아날로그 Behavioral model 작성하기	
나. 성취 수준	아날로그 블록을 IP로 SoC에 적용할 수 있도록 동작 기술 및 입출력 인터페이스를 표준화된 언어(HDL: hardware description language)로 모델링할 수 있다.	
다. 작업 요소		난이도
(1)	HDL로 아날로그 동작 모델링을 한다.	① ② ③ ● ⑤
(2)	모델링 확인을 위한 테스트 벤치를 작성 및 검증한다.	① ② ● ④ ⑤
(3)	SoC 설계 환경에 맞는 디자인 키트를 작성한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	HDL simulator, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · H/W 기술 언어 사용 방법 · 기초적인 디지털 시뮬레이션 방법 · 아날로그 회로에 대한 전반적인 지식 	1, 2 2,3 1
스킬 (Skill)	<ul style="list-style-type: none"> · 디자인 키트 구성 · IP 기반 설계 흐름도 	3 3
태도 (Attitude)	<p>아날로그 Behavioral 모델링을 SoC 환경에서 아날로그 회로를 삽입하여 전체 연결 및 동작 구현 확인을 위하여 반드시 필요한 단계이며, 이를 위해서는 아날로그 회로 설계자도 기초적인 디지털 시뮬레이션 기법을 숙지해야 하며, IP 기반 회로 설계에 대한 지식을 가지고 있어야 한다.</p>	

가. 작업 명	D(II)-8 검사규격 작성하기	
나. 성취 수준	제작된 아날로그 회로를 테스트하기 위한 측정 규격 및 방법을 기술할 수 있다.	
다. 작업 요소		난이도
(1)	아날로그 항목 측정 방법을 기술한다.	① ② ● ④ ⑤
(2)	측정 규격을 설정한다.	① ● ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 측정 항목 구분방법 · 측정 규격 구분 방법 	1,2 1,2
스킬 (Skill)	<ul style="list-style-type: none"> · 규격 이해 · 계측기 사용 방법 	2 1,2
태도 (Attitude)	<p>검사규격은 제작된 아날로그 집적회로를 테스트 수행 시 규격과 방법에 대해서 정리된 문서로 고객과의 중요한 약속중의 하나이므로 제작부터 실행까지 책임감을 가지고 진행되어야 한다.</p>	

가. 작업 명	D(II)-9 회로설계 문서 작성하기	
나. 성취 수준	다른 회로 설계자 및 추후 분석을 위해서 설계 과정 및 결과를 문서화할 수 있다.	
다. 작업 요소		난 이 도
(1)	블록별 회로 설계 보고서를 작성한다.	● ② ③ ④ ⑤
(2)	전체 시뮬레이션 결과를 정리한다.	● ② ③ ④ ⑤
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서 작성 도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· 설계 단계 별 문서화	1,2
스킬 (Skill)	· 객관적이며 명료한 문서 작성 기법	1,2
태도 (Attitude)	회로 설계에 대한 문서는 향후 분석 및 후속 작업자에게 이관될 중요한 사항이므로 객관적이며 명료하게 설계 과정 및 결과를 정리하는 자세가 요구된다.	

가. 작업 명	D(II)-10 디지털/아날로그 통합하기	
나. 성취 수준	설계된 디지털 회로와 아날로그 회로를 통합하여 동작 확인할 수 있다.	
다. 작업 요소	난이도	
(1) 설계된 아날로그 회로와 디지털 회로를 통합한다.	① ● ③ ④ ⑤	
(2) 전체 동작 및 인터페이스를 시뮬레이션을 통하여 검증한다.	① ② ● ④ ⑤	
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	회로 시뮬레이터, 로직 시뮬레이터, workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 혼성 회로 시뮬레이션 지식 · 아날로그 회로 분석 기법 · 디지털 회로 분석 기법 	<p>1,2</p> <p>1,2</p> <p>1,2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 혼성 회로도 작성 기법 	1,2
태도 (Attitude)	<p>아날로그 회로와 디지털 회로는 신호 성분이 다르므로 전체 특성에 대한 시뮬레이션이 매우 어렵지만, 회로 연결과 기능 구현에 대한 충분한 시뮬레이션을 진행하여 오류를 방지해야 한다.</p>	

가. 작업 명		D(II)-11디지털 아날로그 통합 문서 작성하기
나. 성취 수준		디지털 부분과 아날로그 부분의 문서를 통합하여 최종 설계 보고서를 작성할 수 있다.
다. 작업 요소		난이도
(1)	아날로그 회로 설계 보고서 취합한다.	● ② ③ ④ ⑤
(2)	디지털 회로 설계 보고서 취합한다.	● ② ③ ④ ⑤
(3)	아날로그-디지털 연결 부분 문서 작성한다.	① ● ③ ④ ⑤
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 기초적인 아날로그 회로 설계 기법 · 기초적인 디지털 회로 설계 기법 · 혼성 회로 설계 이해 능력 	<p>1,2,3</p> <p>1,2,3</p> <p>1,2,3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 혼성 시뮬레이션 결과 확인 기술 	1,2,3
태도 (Attitude)	설계된 아날로그 부분과 디지털 부분을 통합하여 하나의 문서로 작성하며 최종적인 설계 결과에 대해서 확인한다.	

가. 작업 명		E-1 배치계획 작성하기
나. 성취 수준		최적의 성능과 Chip Size를 구현할 수 있는 배치를 위한 Floor plan을 작성할 수 있다.
다. 작업 요소		난 이 도
(1)	아날로그 블록의 윤곽을 잡는다.	① ② ③ ④ ●
(2)	디지털 블록의 윤곽을 잡는다.	① ② ③ ④ ●
(3)	배선에 대한 윤곽을 잡는다.	① ② ③ ④ ●
(4)	전체 Chip의 윤곽을 잡는다.	① ② ③ ④ ●
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	Layout Tool, Workstation
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 블록의 성능 및 구조 이해 · 디지털 블록의 성능 및 구조 이해 · 레이아웃에 대한 전반적인 지식 · 전체 Chip에서 각 블록 간 상호 관계 이해 	<p>1</p> <p>2</p> <p>1,2,3,4</p> <p>1,2,3,4</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Layout Tool 사용 기술 	1,2,3,4
태도 (Attitude)	<p>Floor Planning 이란 설계된 IC회로를 wafer상에 구현하기 위한 Mask를 제작하는 데 필요한 data를 만드는 과정에 있어서 가장 중요한 첫 번째 단계이다. 이 과정에서 Chip 전체 레이아웃의 윤곽을 잡을 수 있어서 신중한 결정이 필요하다.</p>	

가. 작업 명	E-2 배치배선하기	
나. 성취 수준	설계된 회로를 EDA Tool을 이용하여 자동으로 배치하고 연결할 수 있다.	
다. 작업 요소	난이도	
(1)	각 회로 블록의 입출력 단자를 연결한다.	① ② ● ④ ⑤
(2)	각 회로 블록의 전원(Power/GND)을 연결한다.	① ② ● ④ ⑤
(3)	회로 블록 간 필요한 Signal line을 연결한다.	① ② ● ④ ⑤
(4)	상호작용이 활발한 회로를 근접하여 배치시킨다.	① ② ③ ● ⑤
(5)	Noise 발생을 억제하여 배치시킨다.	① ② ③ ● ⑤
(6)	전원 손실을 억제하여 배치시킨다.	① ② ③ ● ⑤
(7)	열 발생을 억제하여 배치시킨다.	① ② ③ ● ⑤
(8)	Timing error 를 억제하여 배치시킨다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	자동배치배선 EDA Tool, 회로도 작성 Tool, Workstation
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 신호 분석 능력 · 디지털 신호 분석 능력 · 디지털과 아날로그간의 신호 전달 이해 	<p>4,5,6,7</p> <p>3,8</p> <p>1,2,3,4,8</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Chip 동작 영향을 주는 Critical 항목 선정 · 자동배치배선 Tool 사용 · 레이아웃 관련 디자인 키트(Design Kit) 사용 	<p>5,6,7,8,</p> <p>1,2,3,4,5,6,7,8</p> <p>4,8</p>
태도 (Attitude)	<p>자동배치배선 수행 시에는 많고 복잡한 상호 신호의 연결성을 세심하게 분석하고 구현할 수 있는 집중력이 필요함</p>	

가. 작업 명		E-3 Full-custom layout하기
나. 성취 수준		설계된 회로를 특성 및 칩 면적을 최적화하여 수동으로 배치하고 연결할 수 있다.
다. 작업 요소		난 이 도
(1)	디자인 틀을 분석한다.	① ② ③ ● ⑤
(2)	단위소자를 레이아웃한다.	① ② ③ ④ ●
(3)	Noise 발생/전원손실/열 발생을 억제하여 배치시킨다.	① ② ③ ● ⑤
(4)	상호작용이 활발한 회로를 근접하여 배치시킨다.	① ② ③ ● ⑤
(5)	각 회로 블록의 입출력 단자를 연결한다.	① ② ③ ④ ●
(6)	각 회로 블록의 전원(Power/GND)을 연결한다.	① ② ③ ④ ●
(7)	회로 블록간 필요한 Signal line을 연결한다.	① ② ③ ④ ●
(8)	Timing error 를 억제하여 배치시킨다.	① ② ③ ④ ●
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	수동 Layout Tool, Workstation
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 아날로그 회로 기능 이해 능력 · 신뢰성 및 특성을 고려한 레이아웃 지식 · 반도체 제조 공정 이해 및 디자인 룰 이해 	<p>3,4,7,8</p> <p>3,4,7</p> <p>1,2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · Analog Critical 동작 항목 선정 · 수동 Layout Tool 사용법 	<p>3,4,7,8</p> <p>3,4,5,6,7</p>
태도 (Attitude)	<p>Full-Custom Layout 작업 수행 시에는 많고 복잡한 상호 신호의 연결 및 회로의 물리적 구현을 수동(manual)으로 하여야 하므로 전체회로에 대한 이해와 오랜 layout 작업 경험, 그리고 집중력이 필요함</p>	

가. 작업 명	E-4 DRC/LVS/LPE하기	
나. 성취 수준	완성된 Layout을 공정 디자인 룰에 만족하는지 검증하고, 설계된 회로와 동일하게 레이아웃 되었는지 확인한다. Post 레이아웃 시뮬레이션을 위한 기생 소자를 추출할 수 있다.	
다. 작업 요소		난이도
(1)	Layout 공정 design rule에 맞춰 검증한다.	① ② ③ ● ⑤
(2)	LVS(Layout vs Schematic) 한다.	① ② ③ ● ⑤
(3)	LPE(Layout Parasitic Extraction)한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	Layout(레이아웃) 검증 Tool, Layout(레이아웃) Tool, workstation
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · DRC(Design Rule Check)에 대한 지식 · LVS(Layout versus Schematic)에 대한 지식 · LPE(Layout Parasitic Extraction)에 대한 지식 	<p>1</p> <p>2</p> <p>3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 레이아웃 검증 Tool 사용 	1,2,3
태도 (Attitude)	Mask 제작을 위한 Layout 도면을 만드는 과정이므로 설계 도면과의 정확한 비교 및 검증이 요구되고 Post simulation을 위한 기생소자 (parasitic)가 덧붙인 netlist를 추출해야 한다.	

가. 작업 명	E-5 배치 배선 후 시뮬레이션 하기	
나. 성취 수준	Layout 이후 추출된 기생 소자를 회로에 반영하여 진행하는 Post Simulation 과정으로 IC가 제조될 상황과 가장 가깝게 환경을 설정하여 검증할 수 있다.	
다. 작업 요소		난이도
(1)	Post simulation 진행 후 Pre simulation 과 비교한다.	① ② ● ④ ⑤
(2)	설계 Spec Margin을 확인한다.	① ② ● ④ ⑤
(3)	Cross talk 검토한다.	① ② ● ④ ⑤
(4)	Timing Analysis 한다.	① ② ③ ● ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	아날로그 회로 시뮬레이션 툴, 디지털 회로 시뮬레이션 툴, Workstation
	보조 장비 및 도구	PC, Tool Manual

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 디지털/아날로그 Timing 에 대한 지식 · 디지털/아날로그 설계 Margin에 대한 지식 · 디지털/아날로그 회로에 대한 설계 지식 	3,4 2 1,3,4
스킬 (Skill)	<ul style="list-style-type: none"> · 시뮬레이션 툴 사용 	1,2,3,4
태도 (Attitude)	<p>설계된 회로가 여러 가지 주변 상황의 변화에 대하여 정상동작 할 수 있도록 설계 Margin 에 대한 확보가 필수적이고, 이에 대한 상당한 정확성이 요구되므로, 진행 단계에서의 집중력 및 정확도와 결과에 대하여 상당히 분석적인 조사 및 태도가 요구된다.</p>	

가. 작업 명	E-6 회로도면 설계 문서 작성하기	
나. 성취 수준	회로설계(Circuit Design)엔지니어와 Layout 엔지니어와의 원활한 의사소통(Communication)을 위해 Layout과정에서 진행된 모든 결과물을 정리하고 기록할 수 있다.	
다. 작업 요소		난 이 도
(1)	Layout 결과물을 보고한다.	① ● ③ ④ ⑤
난이도 평균		● ② ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	· Layout 도면 및 용어에 대한 지식	1
스킬 (Skill)		
태도 (Attitude)	설계된 아날로그 부분과 디지털 부분을 통합하여 하나의 문서로 작성하며 최종적인 설계결과에 대해서 확인한다.	

가. 작업 명		F-1 펌웨어(Firmware) 작성하기	
나. 성취 수준		집적회로의 실장 테스트를 위한 필요한 펌웨어를 작성할 수 있다.	
다. 작업 요소			난이도
(1)	테스트 하려는 항목을 결정한다.	① ② ③ ④ ●	
(2)	펌웨어 작성 시 필요한 S/W를 결정한다.	① ● ③ ④ ⑤	
(3)	결정된 S/W를 이용하여 펌웨어를 작성한다.	① ② ③ ④ ●	
(4)	작성된 펌웨어의 컴파일러와 디버거를 통해 오류를 수정한다.	① ② ● ④ ⑤	
난이도 평균			① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	펌웨어(Firmware) 관련 S/W	
	보조 장비 및 도구	PC	

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 집적회로 테스트 · MCU 및 펌웨어 · 시스템 및 집적회로 동작 원리 	1 2, 3 1
스킬 (Skill)	<ul style="list-style-type: none"> · 테스트 항목 선정 · 펌웨어 작성 · 컴파일러와 디버거 사용 	1 3 4
태도 (Attitude)	실장 테스트 확인을 위하여 에러와 버그를 최소화할 수 있도록 정확하게 펌웨어를 작성해야 한다.	

가. 작업 명	F-2 테스트 보드 제작 및 부품 구매하기	
나. 성취 수준	집적회로를 테스트하기 위한 보드를 제작하고 필요한 부품을 파악하여 구매할 수 있다.	
다. 작업 요소	난 이 도	
	(1) 테스트 보드를 사용하여 집적회로를 테스트하려는 항목을 조사한다. (2) 조사된 항목을 테스트하기 위해 필요한 부품을 배치하여 테스트보드의 회로도를 작성한다. (3) 작성된 회로도에 따라 PCB 보드 설계를 의뢰한다. (4) 설계된 테스트 보드에 필요한 부품을 조사한다. (5) 부품조사를 실시한다. (6) 해당부품을 구매한다.	① ② ③ ● ⑤ ① ② ③ ● ⑤ ● ② ③ ④ ⑤ ● ② ③ ④ ⑤ ● ② ③ ④ ⑤ ● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	보드설계용 CAD tool
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 집적회로 테스트 · 보드 설계 · 전자부품 종류 및 기능 	1 2, 2, 4
스킬 (Skill)	<ul style="list-style-type: none"> · 테스트 항목 선정 · 부품 선정 · 보드 설계 CAD tool 사용 	1 2, 4, 5, 6 2
태도 (Attitude)	<p>보드 제작에 오류가 발생할 경우 특성과 동작에 중대한 영향을 미칠 수 있으므로 정확한 설계와 PCB 제작이 이루어져야 하며 사용하는 부품도 테스트 결과에 영향을 주지 않는 것으로 사용해야 한다.</p>	

가. 작업 명	F -3 테스트 프로그램(Test Program) 제작하기	
나. 성취 수준	제조한 집적회로의 테스트를 진행할 때 필요한 측정 장비를 구동하고 제작한 테스트 보드(test board)에서 정확한 측정을 위한 프로그램 작성을 완료할 수 있다.	
다. 작업 요소	난 이 도	
(1)	테스트 장비 H/W 사용법 숙지한다.	① ● ③ ④ ⑤
(2)	테스트 장비 S/W 사용법 숙지한다.	① ② ③ ● ⑤
(3)	테스트 프로그램(Test program) 제작 및 평가한다.	① ② ● ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	측정 장비, Test S/W, Workstation
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 전자회로 이론 · 반도체 측정에 관한 실험적 지식 · 테스트 장비 S/W 이해 	<p>1, 3</p> <p>1, 3</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 측정 장비에 사용에 대한 숙련도 	<p>1, 3</p>
태도 (Attitude)	<p>제조한 집적회로에 대한 실험 평가를 위하여 준비되는 과정이므로, 정확성이 요구되며, 측정 항목에 대한 누락이 되지 않고, 추후 측정된 결과에 대한 체계적인 분석 정리를 할 수 있도록 해야 한다.</p>	

가. 작업 명	F-4 장비 Setting 하기	
나. 성취 수준	테스트를 진행할 때 사용하는 장비를 측정 및 결과 분석이 용이하도록 측정 전에 Setting할 수 있다.	
다. 작업 요소	난이도	
(1) 측정을 위한 테스트 장비를 Setting한다.	① ● ③ ④ ⑤	
(2) 측정 도구 및 케이블을 연결한다.	● ② ③ ④ ⑤	
(3) 테스트 장비 프로그램을 로딩한다.	① ● ③ ④ ⑤	
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	측정 장비
	보조 장비 및 도구	Workstation, PC, 연결 케이블, 측정도구

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · Test 장비 사용법 · 반도체 측정에 관한 실험적 지식 	<p>1, 3</p> <p>1, 2, 3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 측정 장비 사용에 대한 숙련도 	<p>1, 3</p>
태도 (Attitude)	<p>제조한 제품에 대한 평가를 진행하기 위한 과정이므로 정확성이 요구되며 인체에 해가 될 수 있는 전기를 다루는 작업이므로 안전에 주의하여야 한다.</p>	

가. 작업 명	F-5 측정 및 분석하기	
나. 성취 수준	제작된 집적 회로를 발행된 검사규격에 따라 측정하고, 측정결과를 분석할 수 있다.	
다. 작업 요소		난이도
(1)	계측기를 사용하여 집적회로 측정할 수 있다.	① ② ③ ● ⑤
(2)	측정결과를 분석한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ● ⑤
라. 장비 및 도구	주 장비 및 도구	측정 장비, 측정 보드, 집적 회로
	보조 장비 및 도구	PC, Workstation

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 측정 항목 별 측정 방법 · 측정 결과 분석 능력 	<p>1</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 측정 항목 별 시료 수 산정 · 측정 규격 산정 · 계측기 사용 방법 	<p>1</p> <p>1</p> <p>1</p>
태도 (Attitude)	<p>제작된 집적회로의 전기적 특성을 테스트하여 개발 목표 및 제품규격을 만족하는지 확인하는 단계이며 측정 결과의 분석은 많은 경험과 객관적인 태도가 요구된다.</p>	

가. 작업명		F-6 보드 튜닝하기
나. 성취 수준		최적의 전기적 특성을 검출하기 위해서 측정 보드의 조건을 최적화할 수 있다.
다. 작업 요소		난이도
(1)	전기적 특성을 분석한다.	① ② ③ ④ ●
(2)	측정 환경에 대한 전기적 모델링 한다.	① ② ③ ④ ●
(3)	특성 저하 요인을 분석한다.	① ② ③ ● ⑤
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	측정 장비, 측정 보드, 집적 회로
	보조 장비 및 도구	PC, Workstation

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 전기회로 및 전자회로 이론 · 계측기 사용 방법 및 측정 한계 분석 	1,2,3 1,2,3
스킬 (Skill)	<ul style="list-style-type: none"> · 측정 보드 제작 기술 	2,3
태도 (Attitude)	<p>측정보드 튜닝을 통하여 외부 요인을 배제한 상태의 집적회로의 정확한 성능을 측정할 수 있도록 지속적인 반복과 분석을 통하여 성능 재해 요인을 찾아내어 최적의 측정 조건을 설정하는 자세가 필요하다.</p>	

가. 작업 명	F-7 불량 분석하기	
나. 성취 수준	제조한 제품의 테스트를 진행한 후 발생하는 제품의 기능적, 성능적, 편의성적으로 발생한 문제를 해결하기 위한 근본적 원인을 찾을 수 있다.	
다. 작업 요소	난이도	
(1) 테스트 장비 Setting 방법의 정확성을 검토한다.	① ② ● ④ ⑤	
(2) Application별 올바른 Test Board 제작 여부를 확인한다.	① ② ③ ● ⑤	
(3) 회로의 Timing margin을 평가한다.	① ② ③ ④ ●	
(4) Package 제작의 불량 여부를 분석한다.	① ② ● ④ ⑤	
(5) 회로의 전원(Power/GND)공급 불량 여부를 분석한다.	① ② ● ④ ⑤	
(6) 회로의 과다 누설 전류 및 원인을 분석한다.	① ② ③ ④ ●	
(7) 회로의 정전기 불량 여부를 분석한다.	① ② ③ ④ ●	
(8) Layout의 검증 불량 여부를 분석한다.	① ② ③ ④ ●	
난이도 평균		① ② ③ ④ ●
라. 장비 및 도구	주 장비 및 도구	측정 장비, 측정 보드, 집적회로, Test S/W
	보조 장비 및 도구	Workstation, PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 불량 분석에 대한 오랜 경험적 지식 · 반도체 측정에 관한 실험적 지식 · Test 장비 Software 이해 · 아날로그 회로 분석 능력 · 디지털 회로 분석 능력 	<p>1,2,3,4,5,6,7,8</p> <p>1,6,7</p> <p>1</p> <p>2,5,6,7,8</p> <p>3</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 측정 장비에 사용에 대한 숙련도 · Board 제작 능력 	<p>1,6,7</p> <p>2</p>
태도 (Attitude)	<p>제조한 제품에 대한 실험 평가하고, 추후 측정된 결과에 대하여 불량원인을 찾는 중요한 과정으로 제품의 개발 성공 여부를 결정짓는다.</p>	

가. 작업 명		F-8 테스트평가문서 작성하기
나. 성취 수준		제조한 집적회로를 측정 장비에서 test한 결과물을 정리할 수 있다.
다. 작업 요소		난 이 도
(1)	Test 결과물 정리한다.	① ② ● ④ ⑤
(2)	Test setting 방법 정리한다.	① ② ● ④ ⑤
(3)	보고서 양식에 따라 작성한다.	① ● ③ ④ ⑤
난이도 평균		① ② ● ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 반도체 측정에 관한 실험적 지식 · 회로에 대한 기본 지식 	1,2 1
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구에 대한 숙련도 	1,2,3
태도 (Attitude)	<p>제조한 집적회로에 대한 test 결과물을 만들어 내는 과정으로 보고서 작성 시에는 투명하고 재현성 있는 data를 기록하는 자세가 필요하다.</p>	

가. 작업 명	G-1 Data sheet 작성하기	
나. 성취 수준	설계한 회로의 전기적 특성 및 pin 정보, timing diagram 등을 총망라한 회로의 상세 정보를 문서화할 수 있다.	
다. 작업 요소		난이도
(1)	회로의 모든 정보를 문서화 한다.	① ● ③ ④ ⑤
(2)	작업 보고 양식에 따라 작성한다.	● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 회로의 전기적 특성에 대한 지식 · 회로의 pin에 대한 정보 · 회로의 기능에 대한 지식 	<p>1</p> <p>1</p> <p>1</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구 사용에 대한 숙련도 	2
태도 (Attitude)	회로에 대한 모든 정보를 객관적으로 알기 쉽고 정확하게 기술하여야 한다.	

가. 작업 명	G-2 Application note 작성하기	
나. 성취 수준	개발된 집적회로의 동작 및 성능을 검증하기 위해 주변 회로 및 입출력 응용회로를 구현하는 방법을 문서화할 수 있다.	
다. 작업 요소	난 이 도	
(1)	개발된 집적회로를 사용하기 위한 관련된 구체적인 정보를 작성한다.	① ● ③ ④ ⑤
(2)	규격화 된 양식에 따라 작성한다.	● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 설계한 집적회로의 pin에 대한 정보 · 주변 회로의 구현 방법 	1,2 1
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구 사용에 대한 숙련도 	1,2,3
태도 (Attitude)	개발된 집적회로를 사용하기 위한 관련된 구체적인 정보를 객관적으로 알기 쉽고 정확하게 기술하여야 한다.	

가. 작업 명	G-3 라이브러리 데이터 북(Library data book) 작성하기	
나. 성취 수준	제작한 셀 라이브러리(Cell Library)를 다른 회로 설계에 사용할 수 있도록 표준화하여 문서화할 수 있다.	
다. 작업 요소	난 이 도	
(1)	각 회로 블록 종류에 따라 기능을 정리한다.	① ● ③ ④ ⑤
(2)	규격화 된 양식에 따라 작성한다.	● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 표준화된 회로 설계에 대한 지식 · 반도체 관련 보고서 양식에 대한 이해 	1,2 2
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구에 사용에 대한 숙련도 	2
태도 (Attitude)	모든 회로 설계에 기본이 되므로 상세하고 정확하게 기술하여야 하며, 중요 설계 인자에 대해 누락이 생기지 않도록 주의하여야 한다.	

가. 작업 명	G-4 단계별 보고서 취합하기	
나. 성취 수준	개발 완료 보고서 작성하기 이전에 각 회로 설계 흐름도에 따라 단계적으로 완료된 보고서를 취합할 수 있다.	
다. 작업 요소		난이도
(1)	회로 설계 단계적으로 작성된 보고서를 취합한다.	① ● ③ ④ ⑤
(2)	취합된 보고서가 규격화된 양식으로 작성되었는지 확인한다.	● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 집적회로 설계의 모든 단계별 흐름도를 이해 · 아날로그/디지털 관련 tool의 역할을 이해 · 반도체 관련 보고서 양식에 대한 이해 	<p>1,2</p> <p>1,2</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구에 사용에 대한 숙련도 	2
태도 (Attitude)	회로 설계 단계별 취합한 보고서에 대하여 정확한 이해와 검토를 하고 개발 완료 보고서에 충분히 반영될 수 있도록 하여야 한다.	

가. 작업 명	G-5 개발완료 보고서 작성하기	
나. 성취 수준	설계한 집적회로가 실장 및 양산 Test를 완료한 후 개발 이력과 특성을 정리하여 개발완료 보고서를 작성한다.	
다. 작업 요소	난 이 도	
(1)	개발 완료 보고서를 작성한다.	① ● ③ ④ ⑤
(2)	규격화 된 양식에 따라 작성한다.	● ② ③ ④ ⑤
난이도 평균		① ● ③ ④ ⑤
라. 장비 및 도구	주 장비 및 도구	문서작성도구
	보조 장비 및 도구	PC

마. 관련 지식, 스킬 및 태도(Related Knowledge, Skill & Attitude)		
구 분	내 용	관련 작업 요소
지식 (Knowledge)	<ul style="list-style-type: none"> · 회로 개발에 대한 이력 및 전반적 지식 · 반도체 관련 보고서 양식에 대한 이해 	<p>1</p> <p>2</p>
스킬 (Skill)	<ul style="list-style-type: none"> · 문서작성도구에 사용에 대한 숙련도 	<p>2</p>
태도 (Attitude)	<p>제품기획 단계부터 집적회로 개발 완료까지 발생한 상황을 체계적으로 정리하여 차기 제품 개발에 참고 자료로 활용할 수 있도록 상세히 기술한다.</p>	

II. 작업/지식 · 기능 · 도구 및 코스 행렬표

1. 작업/지식 · 스킬 행렬표

지식(K) · 스킬(S) 핵심 작업	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
	K	K	S	K	K	S	K	K	K	S	S	S	K	K	K
	수요자 요구 사항에 대한 이해	차세대 제품에 대한 통찰력	차세대 제품에 대한 이해 및 평가	전체적인 개발 방향에 대한 이해	전체적인 흐름에 대한 이해	제품별 계획력	반도체 설계	응용 분야별 전자공학 전문 지식	응용 시스템 동작 원리	논문 및 텍스트 해석	알고리즘 분석	알고리즘 개발	시스템 구성 방법	H/W/S 시스템 반도체 설계	IP/리소스 관련 지식
A-3 수요자 요구 분석하기	●	●	●												
A-6 제품 사양 결정하기				●	●	●									
B-1 알고리즘 분석하기							●	●	●	●	●	●			
B-5 시스템 구조 결정하기														●	●
B-7 플랫폼 결정하기															●
C-3 IP 조사 · 평가 · 개발하기															
C-4 EDATool 조사 · 평가 · 개발하기															
C-5 설계 흐름도 결정하기															
C-6 Design kit 제작하기															
D(I)-1 RTL 설계 및 시뮬레이션하기															
D(I)-3 FPGA 검증하기															
D(I)-5 STA하기															
D(II)-1 블럭별 특성 정하기															
D(II)-4 회로도 작성하기															
D(II)-5 블럭 시뮬레이션하기															
D(II)-10 디지털/아날로그 통합하기															
E-1 배치 계획 작성하기															
E-2 배치 배선하기															
E-3 Full-custom layout하기															
E-4 DRC/LVS/LPE하기															
E-5 배치 배선 후 시뮬레이션하기															
F-5 측정 및 분석하기															
G-1 데이터 시트 작성하기															
G-2 Application note 작성하기															

지식(K) · 스킬(S) 핵심 작업	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28
	S	S	S	K	K	S	S	S	K	S	K	S	K	K	K
목표 사양 선정 방법															
시스템 구성도 면 작성															
적절한 IP/리소스 할당															
공정 관련 지식															
반도체 설계 방법론															
IP 사양 분석															
데이터 스위트 이해															
CA D Tool 매뉴얼 이해															
각과트별 필요한 IP에 대한 이해															
IP에 대한 분석															
디자인 Kit에 대한 이해															
EDA Tool 사용 방법															
Chip level에서 Register level로 구조 분석 능력															
디지털 설계 방법에 대한 Flow 지식															
디지털 논리 회로에 대한 설계 지식															
A-3 수요자 요구 분석하기															
A-6 제품 사양 결정하기															
B-1 알고리즘 분석하기															
B-5 시스템 구조 결정하기	●	●	●												
B-7 플랫폼 결정하기				●	●	●	●	●							
C-3 IP 조사·평가·개발하기									●	●					
C-6 Design kit 제작하기											●	●			
D(I)-1 RTL 설계 및 시뮬레이션하기													●	●	●
D(I)-3 FPGA 검증하기													●		●
D(I)-5 STA하기															●
D(II)-1 블록별 특성 정하기															
D(II)-4 회로도 작성하기															
D(II)-5 블록시뮬레이션하기															
D(II)-10 디지털/아날로그 통합하기															
E-1 배치계획 작성하기															
E-2 배치배선하기															
E-3 Full-custom layout하기															
E-4 DRC/LVS/LPE하기															
E-5 배치배선 후 시뮬레이션하기															
F-5 측정 및 분석하기															
G-1 Data sheet 작성하기															
G-2 Application note 작성하기															

핵심 작업	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43
	K	S	S	S	K	S	K	K	S	S	K	K	K	S	S
지식(K) · 스킬(S)	RTL code를 작성하기 위한 언어 사용 지식	설계 검증 항목 설정	로직 시뮬레이터 & 그 래픽 도구 사용	디지털논리 구조에 대한 분석	FPGA 설계 방법에 대한 Floe 지식	FPGA Tool 사용	디지털 Timing에 대한 지식	디지털 설계 Margin에 대한 지식	STA 도구 사용	Timing 분석 경험	아날로그 블록별 구분 방법	아날로그 특성 및 사양 항목 이해	검색 엔진 사용 방법	예비 제품 규격 작성	설계 기간 산정
A-3 수요자 요구 분석하기															
A-6 제품 사양 결정하기															
B-1 알고리즘 분석하기															
B-5 시스템 구조 결정하기															
B-7 플랫폼 결정하기															
C-3 IP 조사 · 평가 · 개발하기															
C-6 Design kit 제작하기															
D(I)-1 RTL 설계 및 시뮬레이션하기	●	●	●	●											
D(I)-3 FPGA 검증하기			●		●	●									
D(I)-5 STA하기							●	●	●	●					
D(II)-1 블럭별 특성 정하기											●	●	●	●	●
D(II)-4 회로도 작성하기															
D(II)-5 블럭시뮬레이션하기															
D(II)-10 디지털/아날로그 통합하기															
E-1 배치계획 작성하기															
E-2 배치배선하기															
E-3 Full-custom layout하기															
E-4 DRC/LVS/LPE하기															
E-5 배치배선 후 시뮬레이션하기															
F-5 측정 및 분석하기															
G-1 Data sheet 작성하기															
G-2 Application note 작성하기															

핵심 작업	지식(K) · 스킬(S)		44	45	46	47	48	49	50	51	52	53	54	55	56	57	58
	기존 회로 분석 방법	신규 회로 설계 방법	K	K	S	S	K	K	K	S	S	K	K	S	S	K	K
A-3 수요자 요구 분석하기																	
A-6 제품 사양 결정하기																	
B-1 알고리즘 분석하기																	
B-5 시스템 구조 결정하기																	
B-7 플랫폼 결정하기																	
C-3 IP 조사·평가·개발하기																	
C-6 Design kit 제작하기																	
D(I)-1 RTL 설계 및 시뮬레이션하기																	
D(I)-3 FPGA 검증하기																	
D(I)-5 STA하기																	
D(II)-1 블럭별 특성 정하기																	
D(II)-4 회로도 작성하기	●	●	●	●													
D(II)-5 블럭 시뮬레이션하기							●	●	●	●	●						
D(II)-10 디지털/아날로그 통합하기												●	●	●	●		
E-1 배치계획 작성하기																●	●
E-2 배치배선하기																	
E-3 Full-custom layout하기																	
E-4 DRC/LVS/LPE하기																	
E-5 배치배선 후 시뮬레이션하기																	
F-5 측정 및 분석하기																	
G-1 Data sheet 작성하기																	
G-2 Application note 작성하기																	

핵심 작업	59	60	61	62	63	64	65	66	67	68	69	70	71	72	73
	K	S	S	K	K	K	S	S	S	K	K	K	S	K	K
지식(K) · 스킬(S)	전체 Chip에서 각 블록 간 상호관계 이해	각 블록 기능 분석	레이아웃 Editor 도구 사용	아날로그 신호 분석 능력	디지털 신호 분석 능력	디지털 아날로그 신호 전달 이해	Chip 동작 Critical 항목 선정	Auto P&R 사용	Cel Librar y 이용	아날로그 회로 기능 이해 능력	아날로그 회로 성능 요소 선정	아날로그 회로 신뢰성 요소 선정	아날로그 회로 Critical 동작 항목 선정	DR C에 대한 지식	LV S에 대한 지식
A-3 수요자 요구 분석하기															
A-6 제품 사양 결정하기															
B-1 알고리즘 분석하기															
B-5 시스템 구조 결정하기															
B-7 플랫폼 결정하기															
C-3 IP 조사·평가·개발하기															
C-6 Design kit 제작하기															
D(I)-1 RTL 설계 및 시뮬레이션하기															
D(I)-3 FPGA 검증하기															
D(I)-5 STA하기															
D(II)-1 블록별 특성 정하기															
D(II)-4 회로도 작성하기															
D(II)-5 블록 시뮬레이션하기															
D(II)-10 디지털/아날로그 통합하기															
E-1 배치계획 작성하기	●	●	●												
E-2 배치배선하기				●	●	●	●	●	●						
E-3 Full-custom layout하기			●							●	●	●	●		
E-4 DRC/LVS/LPE하기														●	●
E-5 배치배선 후 시뮬레이션하기															
F-5 측정 및 분석하기															
G-1 Data sheet 작성하기															
G-2 Application note 작성하기															

핵심 작업	74	75	76	77	78	79	80	81	82	83	84	85	86	87	88
	K	S	S	K	K	K	S	S	K	K	K	S	S	K	K
지식(K) · 스킬(S)	LP E에 대한 지식	Caliber & Hercules, Draught 사용	Star-RC, X-Caliber 도구 사용	디지털/아날로그 Timing에 대한 지식	디지털/아날로그 설계 Margin에 대한 지식	디지털/아날로그 회로에 대한 설계 지식	시물레이션 도구 사용	Input Script 작성	계측기 사용 방법	측정 항목별 측정 방법	측정 결과 분석 능력	측정 항목별 시료 수 산정	측정 규격 산정	회로의 전기적 특성에 대한 지식	회로의 pin에 대한 정보
A-3 수요자 요구 분석하기															
A-6 제품 사양 결정하기															
B-1 알고리즘 분석하기															
B-5 시스템 구조 결정하기															
B-7 플랫폼 결정하기															
C-3 IP 조사·평가·개발하기															
C-6 Design kit 제작하기															
D(I)-1 RTL 설계 및 시물레이션하기															
D(I)-3 FPGA 검증하기															
D(I)-5 STA하기															
D(II)-1 블럭별 특성 정하기															
D(II)-4 회로도 작성하기															
D(II)-5 블록 시물레이션하기															
D(II)-10 디지털/아날로그 통합하기															
E-1 배치계획 작성하기															
E-2 배치배선하기															
E-3 Full-custom layout하기															
E-4 DRC/LVS/LPE하기	●	●	●												
E-5 배치배선 후 시물레이션하기				●	●	●	●	●							
F-5 측정 및 분석하기									●	●	●	●	●		
G-1 Data sheet 작성하기														●	●
G-2 Application note 작성하기															

핵심 작업 지식(K) · 스킬(S)	89	90	91	92													
	K	S	K	K													
	회로의 기능에 대한 지식	문서 작성 도구 사용에 대한 숙련도	설계한 회로의 Pin에 대한 정보	주변 회로의 구현 방법													
A-3 수요자 요구 분석하기																	
A-6 제품 사양 결정하기																	
B-1 알고리즘 분석하기																	
B-5 시스템 구조 결정하기																	
B-7 플랫폼 결정하기																	
C-3 IP 조사·평가·개발하기																	
C-6 Design kit 제작하기																	
D(I)-1 RTL 설계 및 시뮬레이션하기																	
D(I)-3 FPGA 검증하기																	
D(I)-5 STA하기																	
D(II)-1 블럭별 특성 정하기																	
D(II)-4 회로도 작성하기																	
D(II)-5 블록 시뮬레이션하기																	
D(II)-10 디지털/아날로그 통합하기																	
E-1 배치계획 작성하기																	
E-2 배치배선하기																	
E-3 Full-custom layout하기																	
E-4 DRC/LVS/LPE하기																	
E-5 배치배선 후 시뮬레이션하기																	
F-5 측정 및 분석하기																	
G-1 Data sheet 작성하기	●	●															
G-2 Application note 작성하기		●	●	●													

2. 작업/코스 행렬표

<div style="text-align: center;">코스</div> <div style="text-align: center;">핵심 작업</div>	1	2	3												
	반도체물성	회로설계	시스템이론												
A-3 수요자 요구 분석하기			●												
A-6 제품 사양 결정하기			●												
B-1 알고리즘 분석하기			●												
B-5 시스템 구조 결정하기			●												
B-7 플랫폼 결정하기		●	●												
C-3 IP 조사·평가·개발하기		●	●												
C-6 Design kit 제작하기	●	●	●												
D(I)-1 RTL 설계 및 시뮬레이션하기		●													
D(I)-3 FPGA 검증하기		●													
D(I)-5 STA하기		●													
D(II)-1 블록별 특성 정하기	●	●													
D(II)-4 회로도 작성하기	●	●													
D(II)-5 블록 시뮬레이션하기	●	●													
D(II)-10 디지털/아날로그 통합하기		●	●												
E-1 배치계획 작성하기		●													
E-2 배치배선하기		●													
E-3 Full-custom layout하기	●	●													
E-4 DRC/LVS/LPE하기		●													
E-5 배치배선 후 시뮬레이션하기		●													
F-5 측정 및 분석하기		●	●												
G-1 Data sheet 작성하기			●												
G-2 Application note 작성하기			●												

3. 작업/교과목 행렬표

교과목 핵심 작업	1	2	3	4	5	6	7	8	9	10		
	전자기학	반도체 전자	회로이론	전자회로	디지털논리회로	집적회로	신호처리	통신이론	컴퓨터구조	자료구조및알고리즘		
A-3 수요자 요구 분석하기							●	●	●			
A-6 제품 사양 결정하기							●	●	●			
B-1 알고리즘 분석하기							●	●	●	●		
B-5 시스템 구조 결정하기							●	●	●			
B-7 플랫폼 결정하기						●	●	●	●			
C-3 IP 조사·평가·개발하기				●	●	●	●	●	●			
C-6 Design kit 제작하기		●		●	●	●				●		
D(I)-1 RTL 설계 및 시뮬레이션하기					●	●						
D(I)-3 FPGA 검증하기					●	●						
D(I)-5 STA하기					●	●						
D(II)-1 블럭별 특성 정하기	●	●	●	●		●						
D(II)-4 회로도 작성하기	●	●	●	●		●						
D(II)-5 블록 시뮬레이션하기	●	●	●	●		●						
D(II)-10 디지털/아날로그 통합하기			●	●	●	●	●	●	●			
E-1 배치계획 작성하기						●						
E-2 배치배선하기						●						
E-3 Full-custom layout하기	●	●	●	●		●						
E-4 DRC/LVS/LPE하기			●	●		●						
E-5 배치배선 후 시뮬레이션하기						●						
F-5 측정 및 분석하기				●	●	●	●	●	●			
G-1 Data sheet 작성하기							●	●	●			
G-2 Application note 작성하기							●	●	●			

III. 교육훈련과정 및 출제기준

1. 교육훈련과정 구성체계

가. 교육훈련과정명 : 반도체 설계 엔지니어

나. 교육훈련 목표 : 반도체 집적회로(IC)의 개발 단계에 따라 기획업무(product plan), 구조(architecture) 및 시스템설계, 인프라개발, 디지털 및 아날로그 회로설계, 회로도면(layout) 설계, 제작한 집적회로의 검증 및 평가 등을 수행할 수 있다.

다. 코스 및 교과목 편성표

코스	반도체 물성	회로 설계	시스템 이론
교과목	1. 전자기학 2. 반도체 소자	1. 회로 이론 2. 전자회로 3. 디지털회로 4. 집적 회로 설계	1. 신호처리 (아날로그/디지털) 2. 통신 이론 3. 컴퓨터구조 4. 자료구조 및 알고리즘

라. 교육훈련코스일람표

직업명 : 반도체 설계 엔지니어				
코스명 : 반도체 물성				
코스목표	회로설계의 기본 핵심인 반도체 소자의 전기적 물성을 이해할 수 있다.			
교육훈련내용	교육훈련기간 (단위 시간)	교육훈련수준		
		상	중	하
1. 전자기학	[총: 192] 96		●	
2. 반도체 소자	96	●		
교육훈련 장소	강의실, 실습실			
장비 및 도구	PC, 프린터, 계산기			
교육훈련 방법	이론교육			
코스이수요건	수학, 물리, 화학에 대한 기초코스			

직업명 : 반도체 설계 엔지니어				
코스명 : 회로 설계				
코스목표	디지털, 아날로그 및 집적회로설계와 회로도면(layout) 설계, 그리고 제작한 집적회로의 검증 및 평가 등을 수행할 수 있다.			
교육훈련내용	교육훈련기간 (단위 시간)	교육훈련수준		
		상	중	하
	[총: 576]			
1. 회로 이론	192		●	
2. 전자회로	192	●		
3. 디지털 논리회로	96		●	
4. 집적회로	96	●		
교육훈련장소	강의실, 실습실			
장비 및 도구	컴퓨터, 프린터, 계산기, 측정기기 및 보드, EDA tool			
교육훈련방법	이론교육, 실습 교육			
코스 이수요건	수학, 물리, 반도체 물성 코스			

직업명 : 반도체 설계 엔지니어				
코스명 : 시스템 이론				
코스목표	디지털 및 아날로그 신호처리, 통신이론 및 컴퓨터 H/W와 S/W 등 집적회로를 설계하기 위한 시스템 이론을 이해하고 적용할 수 있다.			
교육훈련내용	교육훈련기간 (단위 시간)	교육훈련수준		
		상	중	하
	[총: 288]			
1. 신호처리	96	●		
2. 통신이론	96	●		
3. 컴퓨터 구조	48	●		
4. 자료구조 및 알고리즘	48		●	
교육훈련장소	강의실, 실습실			
장비 및 도구	컴퓨터, 프린터, 계산기, 측정기기 및 보드, EDA tool			
교육훈련방법	이론교육 및 실습교육			
코스이수요건	수학, 컴퓨터 프로그래밍			

마. 코스별 교육훈련과정 및 교과목별 교육훈련과정

코스명 : 반도체 물성		
교과목 : 전자기학		
교육훈련목표	전기 및 자기신호에 대한 이해를 통해 반도체 집적회로 및 모듈 상에서 발생하는 전자기적 현상을 해석할 수 있다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. Vector analysis	가. Coordinate systems 나. Gradient/Divergence/Curl	6
2. Static fields	가. Static electric fields 나. Electrostatic problems 다. Static electric currents 라. Static magnetic fields	30
3. Time-varying fields	가. Faraday's law 나. Maxwell's equations 다. Time-harmonic fields	30
4. EM waves	가. Plane waves 나. Transmission lines 다. Waveguides 라. Antennas	30
교육훈련장소	강의실	
장비 및 도구	PC, 프린터, 계산기	
교육훈련방법	이론 교육	
선수코스 (교과목)	수학, 물리	

코스명 : 반도체 물성		
교과목 : 반도체 소자		
교육훈련목표	반도체 집적회로 설계에 필수적인 각 소자의 동작원리 및 전기적 특성을 이해하고, 이를 집적회로설계에 응용할 수 있다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. Introduction	가. Crystals/Electrons 나. Energy bands 다. Carriers	24
2. 소자 특성 (Diode/BJT/FETs)	가. P-N junctions 나. Junction diodes 다. Bipolar Junction Transistors 라. Field-Effect Transistors	48
3. Integrated Circuits	가. Fabrications of monolithic circuits 나. Monolithic devices 다. Charge transfer devices 라. Testing/Bonding/Packaging	12
4. Others	가. Lasers 나. Switching devices 다. Negative conductance microwave devices	12
교육훈련장소	강의실	
장비 및 도구	PC, 프린터, 계산기	
교육훈련방법	이론 교육	
선수코스 (교과목)	수학, 물리, 화학	

코스명 : 회로 설계		
교과목 : 회로이론		
교육훈련목표	수동소자 회로의 이론 및 실습을 통해 시간영역 및 주파수 영역에서의 회로해석을 할 수 있다.	
교육훈련내용		교육훈련시간 [총: 192]
대단원	중단원	
1. 저항회로	가. 저항회로 이론 나. 실습	24
2. RLC 회로	가. RC 회로이론 나. RL 회로이론 다. RLC 회로이론 라. 실습	72
3. Phasor 회로	가. Phasor 회로이론 나. 실습	36
4. Laplace 변환	가. Laplace 변환이론 나. 필터 설계 다. 실습	60
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터, 계산기, 측정기기 및 보드, EDA tool	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	수학, 물리, 반도체 물성 코스	

코스명 : 회로 설계		
교과목 : 전자회로		
교육훈련목표	아날로그 회로의 기본 빌딩블록부터 고난이도 회로설계에 대한 이론 및 실습을 통해 아날로그 회로를 설계할 수 있다.	
교육훈련내용		교육훈련시간 [총: 192]
대단원	중단원	
1. Basic discrete 회로	가. CS, CG, CD 나. CASCODE 다. 실습	24
2. Basic 집적회로 (IC)	가. CS, CG, CD 나. CASCODE 다. Current-mirror 라. Bias 회로 마. 실습	72
3. Op-amp 회로	가. Single-stage Op-amp 나. Folded-cascode Op-amp 다. Multi-stage Op-amp 라. Op-amp 응용회로 (미분기/적분기) 마. 실습	72
4. Advanced 집적회로	가. ADC/DAC 나. Filter 다. Power amp. 라. 실습	24
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터, 계산기, 측정기기 및 보드, EDA tool	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	수학, 물리, 반도체 물성 코스, 회로이론	

코스명 : 회로 설계		
교과목 : 디지털 논리회로		
교육훈련목표	디지털 논리회로 설계에 필요한 부울 대수 이론을 이해하고 조합회로 및 순차회로를 분석 및 설계할 수 있다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. 부울 대수	가. 부울 대수 이론 나. 부울 함수의 간략화 다. 논리 게이트	16
2. 조합회로	가. SSI 조합회로 나. MSI 조합회로 다. LSI 조합회로 라. 실습	40
3. 순차회로	가. 플립 플롭 나. 순차회로 설계 이론 다. 실습	40
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터, 계산기, 측정기기 및 보드, EDA tool	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	수학, 물리, 반도체 물성 코스	

코스명 : 회로 설계		
교과목 : 집적 회로		
교육훈련목표	아날로그 및 디지털 집적회로의 이해 및 설계를 수행할 수 있다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. 집적회로 기초	가. 반도체 공정 나. 소자 동작원리	9
2. 아날로그 집적회로 설계	가. 기본 블록 회로설계 나. 고난이도 회로설계 다. Full-custom 레이아웃 라. 실습	35
3. 디지털 집적회로 설계	가. HDL을 이용한 설계 나. Processor 설계 다. Memory 설계 라. 레이아웃 설계 마. 실습	40
4. 집적회로 테스트	가. 아날로그 집적회로 테스트 나. 디지털 집적회로 테스트 다. 실습	12
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터, 계산기, 측정기기 및 보드, EDA tool	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	수학, 물리, 반도체 물성 코스, 전자회로, 디지털 논리회로	

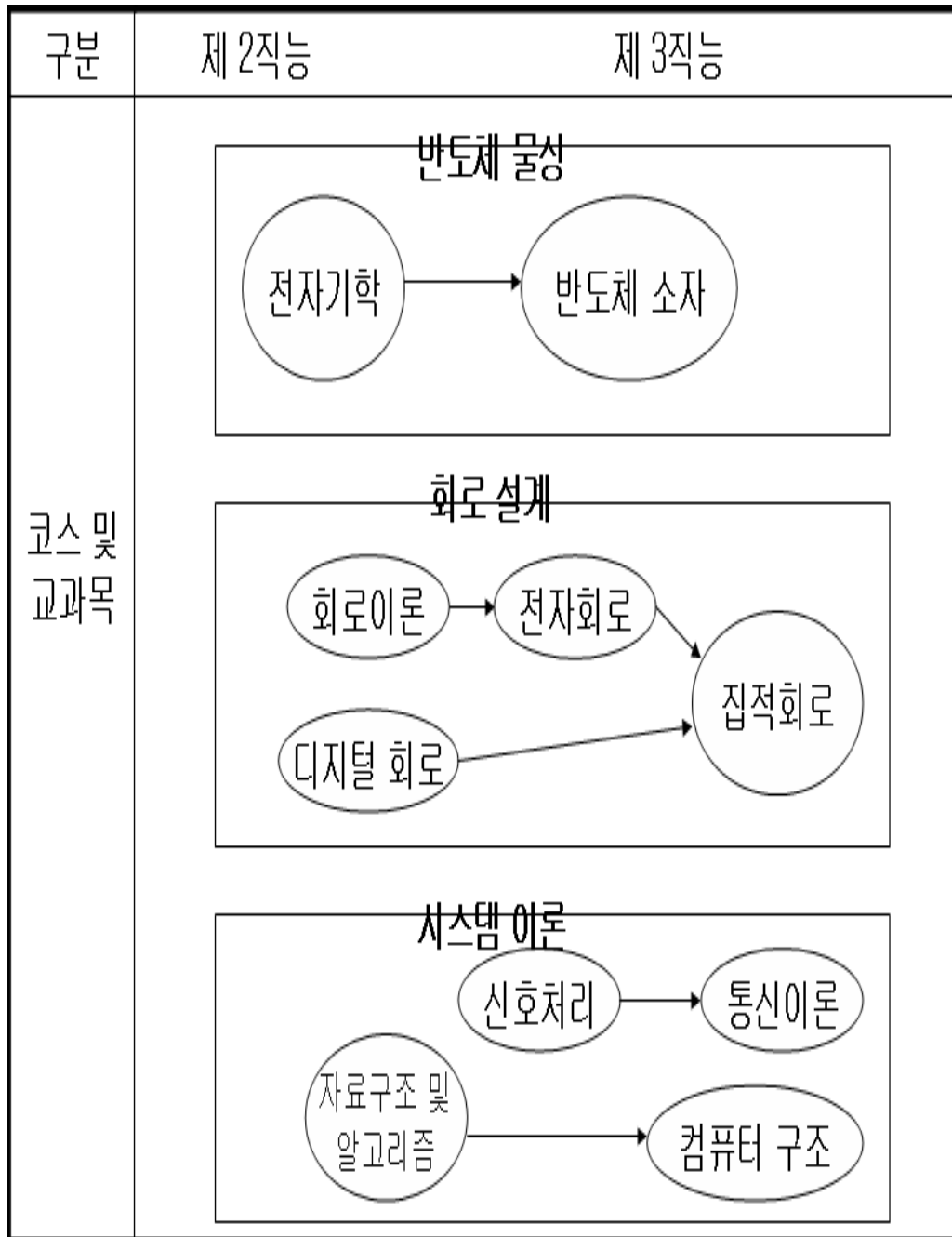
코스명 : 시스템 이론		
교과목 : 신호처리		
교육훈련목표	아날로그 및 디지털 신호와 시스템의 개념을 이해하고, 변환을 수행할 수 있다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. 아날로그 신호 및 시스템	가. Continuous signals and system 나. Time-domain representation 다. Frequency-domain representation	12
2. 아날로그 신호 변환	가. Fourier transform 나. Laplace transform 다. 실습	36
3. 디지털 신호처리	가. Discrete signals and system 나. Discrete Fourier transform 다. Z-transform 라. 실습	36
4. 디지털 필터 설계	가. FIR filter 나. IIR filter 다. 실습	12
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터, 계산기, EDA tool	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	물리, 화학	

코스명 : 시스템 이론		
교과목 : 통신이론		
교육훈련목표	전파를 이용하여 통신이 이루어지는 과정을 이해하며, 변조 및 복조, 부호화 개념을 이해한다.	
교육훈련내용		교육훈련시간 [총: 96]
대단원	중단원	
1. 아날로그 통신	가. Amplitude modulation 나. Frequency modulation 다. Angle modulation	32
2. 디지털 통신	가. Sampling 나. Pulse code modulation 다. Digital data transmission	32
3. 데이터 통신	가. Error detection and correction 나. Multiple access 다. Mobile communication	32
교육훈련장소	강의실	
장비 및 도구	PC, 프린터, 계산기	
교육훈련방법	이론 교육	
선수코스 (교과목)	수학, 프로그래밍 언어, 신호처리	

코스명 : 시스템 이론		
교과목 : 컴퓨터구조		
교육훈련목표	디지털 컴퓨터의 H/W 구조와 S/W 처리 방법을 이해하여 디지털 컴퓨터를 설계하고 활용할 수 있다.	
교육훈련내용		교육훈련시간 [총: 48]
대단원	중단원	
1. 기본 구조	가. Data representation 나. Instruction set 다. Design of basic computer	12
2. 중앙처리장치	가. Bus organization 나. Arithmetic logic unit 다. Microprocessor	12
3. 메모리장치	가. Memory hierarchy 나. Main memory 다. Cache memory 라. Virtual memory	12
4. 입출력장치	가. Peripheral devices 나. I/O interfaces 다. Direct memory access	12
교육훈련장소	강의실	
장비 및 도구	PC, 프린터, 계산기	
교육훈련방법	이론 교육	
선수코스 (교과목)	프로그래밍 언어, 디지털 논리회로	

코스명 : 시스템 이론		
교과목 : 자료구조 및 알고리즘		
교육훈련목표	집적회로 설계 및 EDA tool 개발에 필요한 프로그램을 작성할 수 있다.	
교육훈련내용		교육훈련시간 [총: 48]
대단원	중단원	
1. 프로그래밍 기본	가. C 프로그래밍 언어 나. C++ 프로그래밍 언어 다. 실습	12
2. 기본 자료구조	가. 배열 나. 포인터 다. 연결 리스트 라. 스택 및 큐 마. 실습	12
3. 고급 자료구조	가. 트리 나. 그래프 다. 실습	12
4. 알고리즘	가. 탐색 나. 정렬 다. 실습	12
교육훈련장소	강의실, 실험실	
장비 및 도구	PC, 프린터	
교육훈련방법	이론 교육 및 실습 교육	
선수코스 (교과목)	수학, 프로그래밍 언어	

2. 교육훈련 이수경로



IV. 자격의 구조 및 출제기준

1. 자격의 구조와 내용

자격종목명	반도체 설계 엔지니어	자격등급	1 급, 2 급
검정기준	①반도체 설계 엔지니어 1 급 : 반도체 설계에 대한 공학적 기술 및 이론 지식을 바탕으로 반도체 소자설계, 아날로그 및 디지털 회로설계, 시스템 설계 등의 복합적인 기술 업무를 수행할 수 있는 능력의 유무		
	②반도체 설계엔지니어 2 급 : 반도체 설계에 대한 공학적 이론 지식을 바탕으로 아날로그 및 디지털 회로설계 등의 기술 업무를 수행할 수 있는 능력의 유무		
응시자격	①반도체 설계 엔지니어 1 급 - 대학 졸업 및 예정자 - 반도체 설계 엔지니어 2급 자격 취득자로서 이 분야 1년의 현장 경력이 있는 자 - 전문대 졸업자로서 2 년 이상 실무에 종사한자		
	②반도체 설계 엔지니어 2 급 - 전문 대학 졸업자 및 졸업 예정자		
검정 방법 및 합격결정기 준	검정방법	반도체 설계 엔지니어1 급	필기시험
		반도체 설계 엔지니어 2 급	필기시험
	합격결정 기준	반도체 설계 엔지니어 1 급	필기시험 : 전과목 60점 이상 (과락 40점 이하)
		반도체 설계 엔지니어 2 급	필기시험 : 전과목 60점 이상 (과락 40점 이하)

2. 출제기준

자격 종목명 및 등급	반도체 설계 엔지니어 1급		
검정목표	반도체 소자설계, 아날로그 및 디지털 회로설계, 시스템 설계 등의 복합적인 기술 업무를 수행할 수 있는 능력의 유무를 평가한다.		
시험과목	주요 항목 (배점 비율)	세부 항목	중요도
			① ② ③ ④ ⑤
반도체 집적회로 설계	1. 반도체 물성 (30%)	가. 전자기학 나. 반도체 소자	① ② ● ④ ⑤ ① ② ③ ● ⑤
	2. 회로설계(40%)	가. 회로 이론 나. 전자회로 다. 디지털 회로 라. 집적 회로 설계	① ② ● ④ ⑤ ① ② ③ ● ⑤ ① ② ③ ● ⑤ ① ② ③ ④ ●
	3. 시스템 이론(30%)	가. 신호 처리 (아날로그/디지털) 나. 통신 이론 다. 컴퓨터구조 라. 자료구조 및 알고리즘	① ② ③ ● ⑤ ① ② ③ ● ⑤ ① ② ③ ● ⑤ ① ② ● ④ ⑤
문제유형	4지선다형, 주관식 복합형		
출제위원 전공	전자공학, 전과공학, 컴퓨터 공학, 정보통신공학		
문항수/배점	4지선다형 20문항/각 문항 당 1점, 주관식 8문항/ 각 문항 당 10점		
검정시간	150분		

자격 종목명	반도체 설계 엔지니어 2급		
검정목표	반도체 아날로그 및 디지털 회로설계 등의 기술업무를 수행할 수 있는 능력의 유무를 평가한다.		
시험과목	주요 항목 (배점 비율)	세부 항목	중요도
			① ② ③ ④ ⑤
반도체 회로 설계	1. 반도체 물성(20%)	가. 반도체 소자 기초	① ② ③ ● ⑤
	2. 회로설계(50%)	가. 회로 이론 나. 전자회로 다. 디지털 회로	① ② ③ ● ⑤ ① ② ③ ④ ● ① ② ③ ④ ●
	3. 시스템 이론(30%)	가. 신호 처리 기초 이론 (아날로그/디지털) 나. 통신 기초 이론	① ② ③ ● ⑤ ① ② ③ ● ⑤
문제유형	4지선다형, 주관식 복합형		
출제위원 전공	전자공학, 전파공학, 컴퓨터 공학, 정보통신공학		
문항수/배점	4지선다형 20문항/각 문항 당 2점, 주관식 6문항/ 각 문항 당 10점		
검정시간	100분		

[부 록] 직업교육훈련기관 목록

실업계 고등학교

학교명	학과	학교명	학과
서울공업고	전자과	파주공업고	반도체디스플레이과

직업훈련기관

기관명	학과	기관명	학과
강원직업전문학교	컴퓨터응용기계	강원인력개발	컴퓨터응용설계
반도체설계교육센터	반도체 디지털 및 아날로그 설계	신일직업전문학교	Auto CAD
원주직업전문학교	컴퓨터응용기계분야	한국소프트웨어진흥원	IT SoC 핵심설계인력

전문(기능)대학

학교명	학과	학교명	학과
강릉영동대학	전기과	남도체학	전기전자과
마사대학	컴퓨터전기공학부	충청대학	전자공학과
홍성기능대학	전기계측제어과	인천기능대학	컴퓨터정보과
용인송담대학	정보통신과	경기공업대학	전자통신과
마산대학	컴퓨터전기공학부		

□ 대학교

학교명	학과	학교명	학과
인하대학교	전기공학과	송실대학교	전기공학과
경북대학교	전기공학과	경상대학교	전기공학과
동신대학교	전기공학과	전남대학교	전기공학과
조선대학교	전기공학과	충주대학교	전기공학과
창원대학교	전기공학과	한밭대학교	전기공학과
홍익대학교	전기공학과	경상대학교	전자공학과
강릉대학교	전자공학과	공주대학교	전자공학과
관동대학교	전자공학과	광운대학교	전자공학과
동국대학교	전자공학과	서강대학교	전자공학과
안동대학교	전자공학과	한국외국어대학교	전자공학과
고려대학교	전자 및 정보공학부	연세대학교	전기전자공학부
중앙대학교	전자전기공학부	포항공과대학교	전자전기공학과
충남대학교	전파공학과	경북대학교	컴퓨터공학과
서울대학교	컴퓨터공학부	강원대학교	재료공학과
경북대학교	무기재료공학과	성규관대학교	재료공학과
영남대학교	신소재공학	건국대학교	화학공학과
홍이대학교	재료공학	한양대학교	금속재료공학과
경북대학교	고분자공학과	강릉대학교	화학과
고려대학교	화학과	한국외국어대학교	화학과
영남대학교	금속공학과	연세대학교	금속공학과
가톨릭대학교	수학과	강원대학교	수학과
건국대학교	수학과	경기대학교	물리학과
성균관대학교	물리학과	송실대학교	물리학과
영남대학교	광전자물리학과	연세대학교	세라믹공학과
광운대학교	정보제어공학과	홍익대학교	신소재공학과
광주과학기술원	신소재공학과	계명대학교	신소재공학과
경성대학교	신소재공학과	광운대학교	전자물리학과
제주대학교	정보공학과	안동대학교	정보통신공학과
부산가톨릭대학교	컴퓨터정보공학부	우석대학교	정보통신공학과

집필책임자 : 이종선 한국직업능력개발원
집 필 자1) :조경순 한국외국어대학교
박성민 이화여자대학교

반도체설계엔지니어 직무분석(2005)

· 발행연월일	2005년 11월 일 인쇄 2005년 11월 일 발행
· 발 행 인	김 장 호
· 발 행 처	한국직업능력개발원 135-949, 서울특별시 강남구 청담2동 15-1 홈페이지: http://www.krivet.re.kr 전 화: (02)3485-5000, 5100 1998년 6월 11일
· 등 록 일 자	제16-1681호
· 등 록 번 호	서보미디어
· 인 쇄 처	팩 스: (02)3485-5200

©한국직업능력개발원

< 비매품 >

1) 집필자는 7명의 산업계 및 학계 전문가가 참여하였으나 산업계 인사 참여위원의 경우 본인의 요청으로 분석위원 명단에 제외하였음